

# RETIFICADOR TRIFÁSICO DE 6 kW COM ALTO FATOR DE POTÊNCIA E ELEVADA EFICIÊNCIA

Yales R. de Novaes, Claudenei Simão, Paulo Gaidzinski\*, Ildo Bet\*, Alexandre F. de Souza e Ivo Barbi

Universidade Federal de Santa Catarina – Departamento de Engenharia Elétrica  
 INEP – Instituto de Eletrônica de Potência – Caixa Postal 5119 – Florianópolis – SC - 88.040-970 Fone:55.48.331.9204  
 Fax:55.48.234.5422 http://www.inep.ufsc.br - yales@inep.ufsc.br – clsimao@hotmail.com  
 \*PHB Eletrônica Ltda – http://www.phb.com.br

**Resumo** – Este artigo apresenta o projeto de uma unidade retificadora trifásica para ser utilizada em sistemas de telecomunicações. Como na maioria das aplicações de conversores estáticos para telecomunicações, este consiste basicamente em dois estágios: o estágio de entrada (conversor CA-CC) e o estágio de saída (conversor CC-CC). Em projetos de conversores estáticos alguns aspectos devem ser considerados na especificação dos componentes. A frequência de comutação na ordem de algumas dezenas de kHz permite a redução dos elementos magnéticos, e conseqüentemente um aumento na relação potência/volume do conversor. Outro aspecto importante é a escolha da tecnologia dos semicondutores empregados, atentando para a obtenção de um elevado rendimento. O estágio de entrada, composto por um retificador e um pré-regulador com elevado fator de potência (PFC), deve operar com fator de potência unitário e baixa distorção harmônica. O foco principal deste trabalho é de apresentar uma nova topologia para retificação trifásica com elevado rendimento (>95%) e alto fator de potência e, um estágio de saída utilizando o conversor FB ZVS PWM isolado, empregando duas técnicas combinadas de grameamento da tensão sobre os diodos de saída.

## I. INTRODUÇÃO

O objetivo deste trabalho é apresentar uma solução para unidades retificadoras trifásicas de alto desempenho utilizadas na alimentação de sistemas de telecomunicações. A arquitetura da unidade retificadora está representada pela Fig.1. Observa-se que a conexão do ponto neutro da rede de alimentação não está disponível. O isolamento entre a rede de alimentação e a carga será efetuada através do segundo estágio (conversor CC-CC). A arquitetura proposta deverá atender aos critérios expostos nas normas da Telebrás.

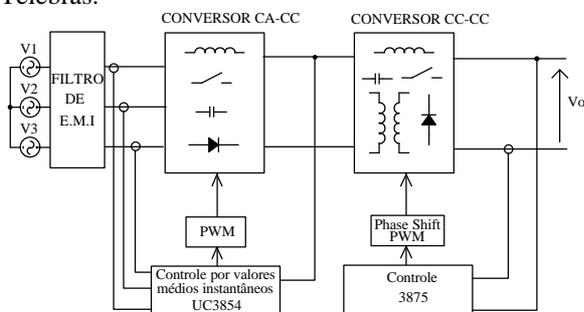


Fig. 1 – Arquitetura da unidade retificadora.

Dentre as especificações rígidas de desempenho da unidade retificadora o rendimento é um dos principais requisitos. Este é limitado principalmente pelas perdas em três pontos principais: perdas em elementos magnéticos,

perdas por condução e perdas na comutação dos semicondutores.

As especificações de cada um dos estágios da unidade retificadora está apresentada a seguir.

*Estágio CA-CC:*

Tensão de entrada:  $V_{L_{nom}}=220V_{ef}$  (+20% - 30%)

Tensão de saída:  $V_o=450V$

Frequência da rede:  $f_r=60Hz$

Frequência de comutação:  $f_s=50kHz$

*Estágio C.C-C.C:*

Potência de saída:  $P_o=6kW$

Tensão de entrada:  $V_i=450V_{cc}$

Frequência de comutação:  $f_s=70kHz$

## II. DESCRIÇÃO DO CIRCUITO E PRINCÍPIO DE OPERAÇÃO DO ESTÁGIO CA-CC

No estágio CA-CC utiliza-se um retificador trifásico PWM unidirecional com dois níveis, operando em alta frequência. O estágio de potência com circuito de ajuda à comutação está apresentado na Fig. 2.

O estágio retificador possuirá três malhas de controle para a corrente de entrada, utilizando o controle por valores médios instantâneos (UC3854). Uma malha de tensão controlará a tensão de saída do retificador (Feedback). Para compensar as variações da tensão de entrada, será utilizada uma malha de tensão do tipo *Feedforward*. O comando dos interruptores será implementado com frequência fixa e razão cíclica variável, ou seja, modulação por largura de pulsos (PWM).

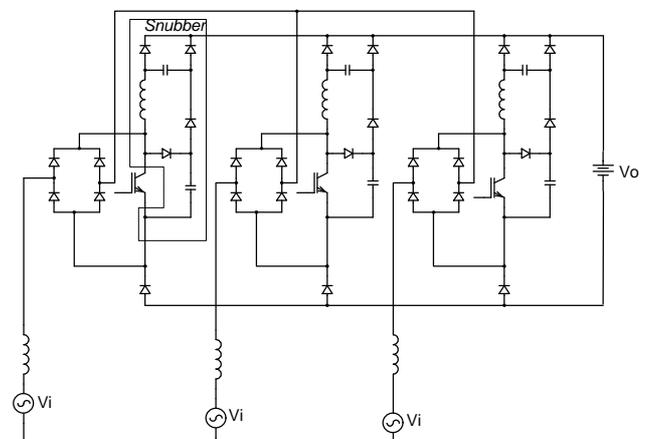


Fig. 2 – Retificador trifásico PWM, unidirecional, dois níveis.



### A. Análise qualitativa do circuito de ajuda à comutação (*snubber*)

Neste item serão mostrados os estados topológicos do funcionamento do circuito de ajuda à comutação. Para tal, optou-se por simplificar o circuito completo, redesenhando-o de acordo com a Fig. 3. Observa-se que a fonte de entrada e o indutor foram representados por uma fonte de corrente, simplificação factível, pois a frequência de comutação é muito maior do que a frequência da fonte de entrada. A tensão de saída é considerada como uma fonte de tensão constante, todos os componentes são ideais e a representação feita é válida para todos os braços do retificador.

O capacitor  $Cs11$  auxilia durante o bloqueio do interruptor, controlando a derivada de crescimento da tensão. O indutor  $Ls1$  auxilia durante a entrada em condução do interruptor, permitindo que a tensão decresça até zero instantaneamente. O capacitor  $Cs12$  possui valor maior do que o capacitor  $Cs11$ , permitindo, com o auxílio do indutor  $Ls1$ , que a energia envolvida nas comutações seja entregue para a saída do retificador. Nota-se também, que as perdas por comutação do diodo  $D1$  também são reduzidas com a utilização deste *snubber*, pois a derivada de crescimento da tensão durante o bloqueio do mesmo pode ser controlada através dos capacitores auxiliares. Os estados topológicos de funcionamento do *snubber* estão apresentados na Fig. 3.

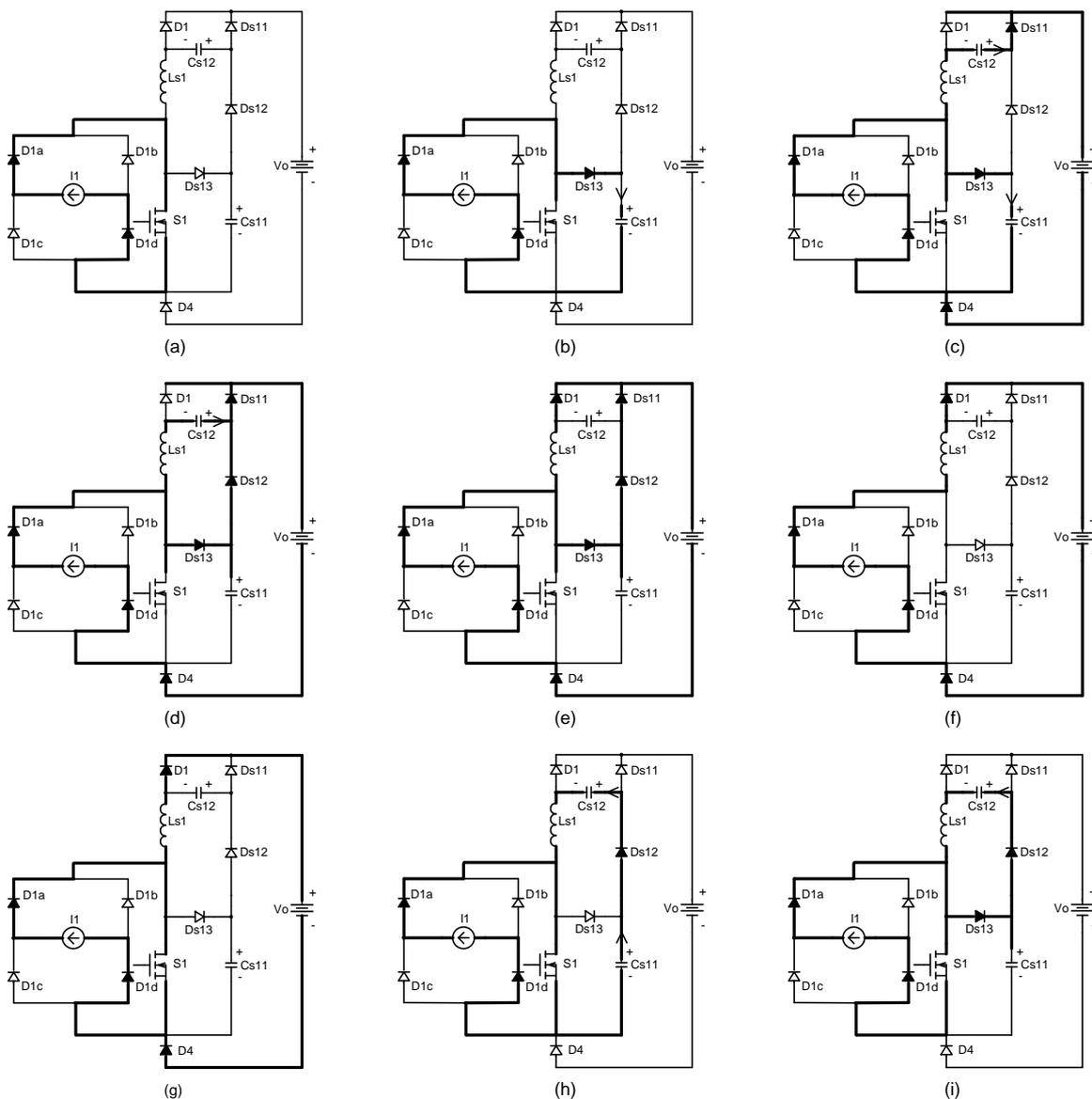


Fig. 3 - Etapas de funcionamento do *Snubber*.



### C. Projeto da Malha de Tensão do Barramento CC

Uma das principais vantagens da topologia utilizada como retificador, foi a reduzida ondulação de baixa frequência presente no barramento de saída do conversor, a qual idealmente é nula. Assim, não fosse a limitação tecnológica que restringe a corrente eficaz circulante nos capacitores de saída, poderiam ser utilizados valores reduzidos desta capacitância, o que propiciaria um controle relativamente mais rápido. Entretanto, foram necessários 3mF de capacitância, obtidos através da associação de capacitores de 1000  $\mu\text{F}/250\text{V}$ . O controlador de tensão adotado foi o mesmo utilizado para o controle das correntes, ajustado de tal forma que a frequência de cruzamento em laço aberto da planta ocorresse em 10 Hz.

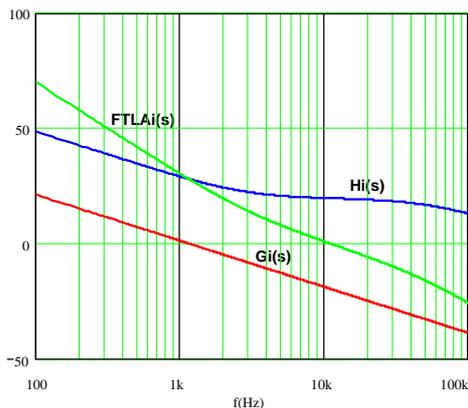


Fig. 5 – Diagrama de Bode de módulo de  $G_i(s)$ ,  $H_i(s)$  e  $FTLA_i(s)$ .

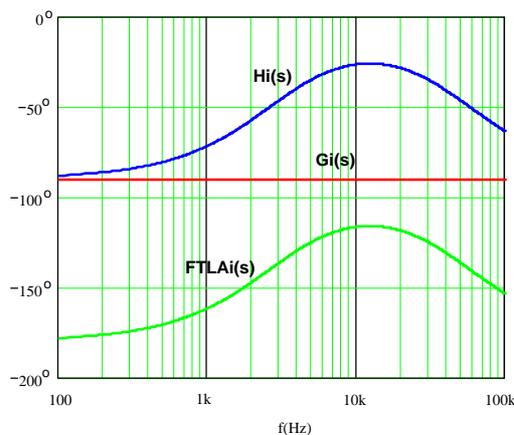


Fig. 6 – Diagrama de Bode de fase de  $G_i(s)$ ,  $H_i(s)$  e  $FTLA_i(s)$ .

### D. Resultados Experimentais

Os principais resultados experimentais obtidos para esta topologia são apresentados nesta seção. Os valores comerciais utilizados para implementação do *Snubber* foram os seguintes:  $C_{s11}=33\text{nF}$ ,  $C_{s12}=150\text{nF}$ ,  $L_s=4,5\mu\text{H}$ .

Na Fig. 7 são apresentadas as correntes das três fases de entrada do retificador. Por inspeção visual, pode-se notar que os formatos são praticamente senoidais e defasados de  $120^\circ$ . Comprovando a característica de elevado fator de potência atribuída aos retificadores com controle ativo da corrente de entrada, mostra-se na Fig. 8 a tensão e a corrente em uma das fases. A análise harmônica destes resultados está apresentada na tabela 1.

Na Fig. 9 tem-se um detalhe da tensão de saída e a corrente da fase 1 do retificador. Nesta, observa-se a reduzida ondulação de baixa frequência, o que reduz em muito os esforços de controle do segundo estágio de potência. O transitório completo de partida do retificador trifásico está sendo mostrado pela Fig. 10, em que são monitoradas a corrente de uma das fases e a tensão do barramento. Cabe observar que a pré-carga dos capacitores do barramento foi realizada pelo método convencional, utilizando-se resistores e contactores.

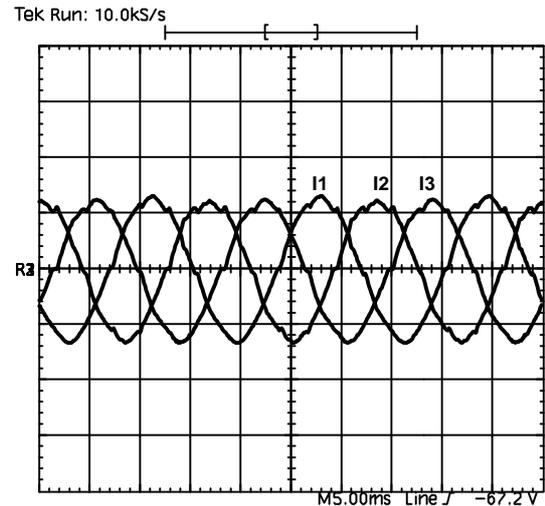


Fig. 7 – Corrente (20A/div.) das três fases do retificador.

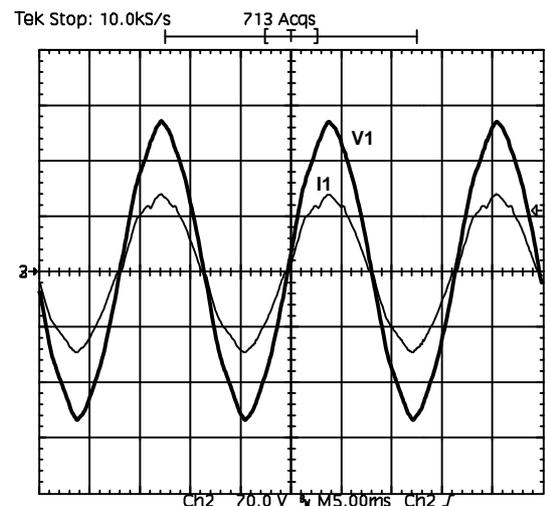


Fig. 8 – Tensão da fase 1 (70V/div) e corrente de entrada (20A/div).

**Tabela 1: distorção harmônica das tensões e correntes de entrada e fator de potência.**

	$\text{TDH}_{V_s}$	$\text{TDH}_{I_s}$	FP
Fase 1	2,57%	5,04%	0,995
Fase 2	2,57%	5,66%	0,994
Fase 3	4,70%	5,68%	0,992

O comportamento do fator de potência do retificador frente às variações de carga está sendo apresentado pela Fig. 11, onde percebe-se os excelentes resultados obtidos.

A curva de rendimento do conversor está sendo mostrada pela Fig. 12. Para as condições nominais de operação o rendimento do retificador situou-se em torno de 95,6%, já para a menor tensão de entrada, o rendimento

teve uma redução de aproximadamente 2 pontos percentuais.

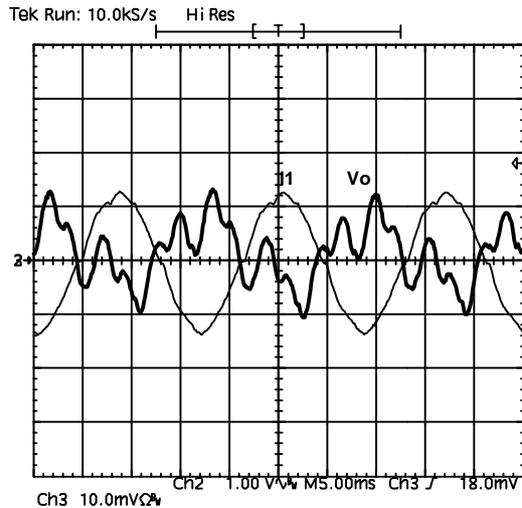


Fig. 9 - Detalhe da tensão de saída do retificador 1V/div e corrente de uma das fases 20A/div.

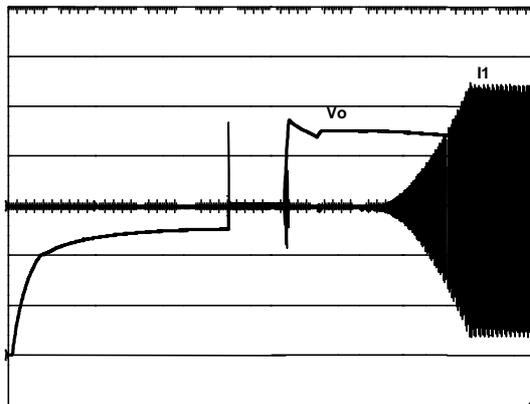


Fig. 10 - Transitório de partida do retificador.

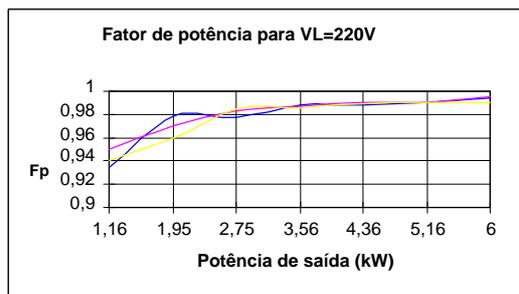


Fig. 11 - Curva de fator de potência das três fases do retificador.

#### IV. DESCRIÇÃO DO ESTÁGIO DE SAÍDA - CONVERSOR CC-CC

Nessa faixa de potência e nível de tensão de barramento, as soluções adotadas normalmente são a utilização de conversores como o ponte completa ou os multiníveis em tensão, utilizando-se técnicas de comutação suave. O conversor adotado para esta aplicação foi o conversor em ponte completa, conhecido na literatura [1], [2], [3] pela sigla FB-ZVS-PWM, devido a sua melhor adaptação às especificações. Este conversor apresenta perdas em

condução naturalmente reduzidas pela característica de saída em corrente, ou seja, faz com que o patamar de corrente nos interruptores seja limitado.

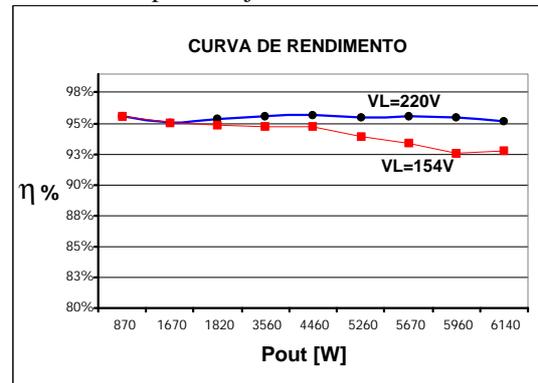


Fig. 12 - Curva de rendimento do retificador em função da potência, variando-se a tensão de entrada.

#### A. Características Gerais

Outra característica importante deste conversor é a reduzida perda por comutação para uma dada faixa de operação, neste caso de 40% a 100% da potência nominal.

O estágio retificador de saída deste conversor admite variações. Isto é, ou pode-se utilizar um retificador com derivação central (dois diodos e um indutor), ou o retificador sem derivação central (quatro diodos e um indutor) ou o retificador dobrador de corrente [4] (dois diodos e dois indutores). Para esta aplicação foi escolhida a topologia com derivação central, porém serão utilizados dois transformadores conectados com os primários em paralelo e com retificadores independentes, a fim de reduzir as perdas por condução.

Nesta configuração não há preocupação com a indutância de dispersão do transformador, já que auxilia na comutação, reduzindo a indutância do indutor ressonante. Porém, a dispersão somada com o efeito de recuperação reversa dos diodos retificadores faz com que haja sobretensão nos mesmos. Então surge a necessidade da utilização de grampeadores de tensão. Na Fig. 13 está sendo apresentada a estrutura de potência completa do conversor CC-CC, incluindo os circuitos de grampeamento.

Nesse conversor serão utilizados dois tipos de grampeamento: grampeamento pelo primário e grampeamento pelo secundário. Assim, utilizam-se dois indutores ressonantes acoplados com relação de transformação unitária. Com o emprego dessa técnica, a tensão aplicada ao primário do transformador é grampeada na tensão de barramento. Idealmente, isto resulta no grampeamento da tensão sobre o secundário, por acoplamento magnético, e em conseqüência nos diodos retificadores de saída. Do mesmo modo, utiliza-se a técnica de grampeamento convencional (RCD) pelo secundário, auxiliando no grampeamento da tensão sobre os diodos retificadores.

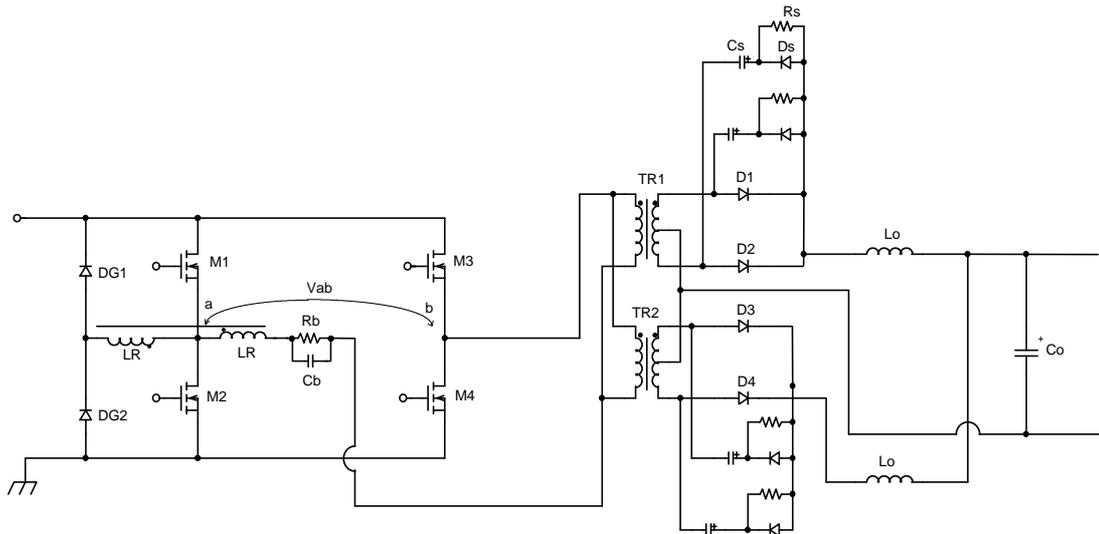


Fig. 13 – Estágio de potência do conversor implementado.

### B. Característica de Saída

Através de uma análise detalhada das etapas de operação do conversor, pode-se observar que a inclusão do circuito de grameamento pelo primário não afeta consideravelmente a operação do mesmo. Portanto, pode-se dizer que a característica de saída do conversor não é alterada. O ganho estático deste conversor é definido por  $V_o/V_i$ . Então, após a análise quantitativa chega-se a (18) e (19).

$$q = \frac{n.V_o}{V_i} = D - 4.f_s.L_r.p. \frac{I_o}{n.V_i} \quad (18)$$

$$q = \frac{n.V_o}{V_i} = D - \bar{I}_o \quad (19)$$

A característica de saída descrita por (18) está representada na Fig.14. Se a derivada finita de corrente no indutor  $L_r$  fosse desprezada a característica de saída apresentaria um comportamento de fonte de tensão ideal com retas paralelas ao eixo da corrente. Entretanto, a característica de saída é constituída de retas decrescentes, sendo que o termo  $\bar{I}_o$  incorpora a perda de razão cíclica devido à presença do indutor  $L_r$ .

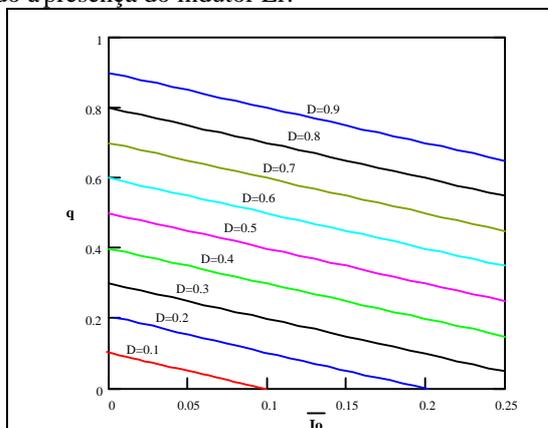


Fig. 14 – Característica de saída do conversor

### C. Resultados Experimentais

Os resultados experimentais do estágio de saída da unidade retificadora comprovam a perfeita adequação do conversor em ponte completa às especificações necessárias para operação do conjunto. A elevada eficiência aliada ao reduzido volume resultaram em um projeto bem sucedido.

Para controlar as variáveis de saída do conversor, foram implementadas duas malhas de controle, uma para regular a tensão de saída, minimizando as ondulações de baixa frequência e outra para limitar a corrente de saída. Estas duas malhas foram projetadas para operarem em paralelo, sendo que a malha de corrente somente atua caso o valor da referência seja ultrapassado, reduzindo assim a tensão de saída do conversor. A supervisão da unidade retificadora foi realizada utilizando-se um microcontrolador de 8 bits, gerenciando muitas das variáveis e sinais inerentes à uma unidade retificadora comercial, como por exemplo temperaturas, funcionamento de ventiladores, sobretensões, etc.

As Figs. 15 e 16 mostram as principais formas de onda do conversor CC-CC. Na Fig. 14 a e b são apresentadas as formas de onda da tensão de *gate*, *dreno-source* e corrente de *dreno* dos MOSFETs M1 e M2, respectivamente. Observa-se que a entrada em condução é suave. Na Fig. 15c apresenta-se a tensão  $V_{ab}$  e a corrente no primário do transformador. Na Fig. 16a é apresentada a forma de onda da tensão no diodo retificador de saída e a tensão no capacitor  $C_s$  do circuito de grameamento pelo secundário. Na Fig. 16b é apresentada a tensão no diodo DG2 e a tensão de barramento. O objetivo é mostrar o bom funcionamento dos grameadores de tensão operando combinados. Observa-se, através da Fig. 16a, que o grameamento ocorre com 11V acima da tensão de secundário.

O rendimento global da unidade retificadora está apresentado na Fig. 17. Através do desenvolvimento de técnicas construtivas para os elementos magnéticos onde circula a maior corrente, acredita-se que este rendimento possa ser melhorado, entretanto cabe observar que este

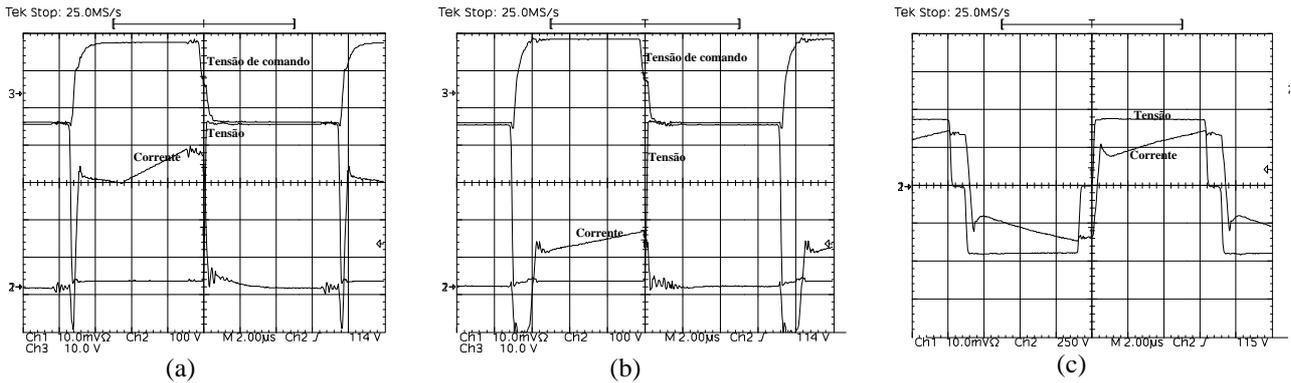


Fig. 15 – Formas de onda do conversor: (a) Tensão VGS, tensão VDS e Corrente ID no interruptor M1 (5A/div); (b) Tensão VGS, tensão VDS e corrente ID interruptor M2 (5A/div) e (c) Tensão Vab e corrente no primário do transformador.

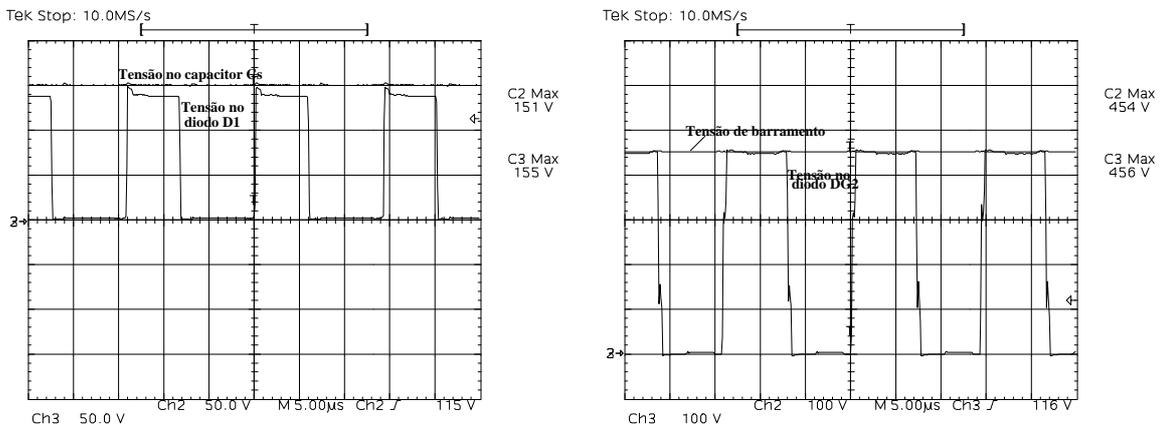


Fig. 16 – (a) Tensão no diodo retificador e tensão no capacitor de grameamento, (b) Tensão no diodo DG2 e tensão de barramento.

valor já é atende as especificações dos padrões de telecomunicações. Outra forma de otimizar o rendimento, seria a utilização de interruptores MOSFET em paralelo, ou a adoção de diodos de saída com menor queda de tensão. Uma foto do protótipo construído está sendo mostrada na Fig. 18, já atendendo as dimensões máximas de uma unidade retificadora comercial.

esta não apresentou maiores dificuldades, demonstrando robustez e confiabilidade. À estrutura do retificador trifásico foi adicionado um circuito de auxílio à comutação, o qual propiciou um rendimento de aproximadamente 95,6% ao primeiro estágio. Ao segundo estágio foram utilizadas simultaneamente, duas técnicas de grameamento da tensão dos diodos de saída.

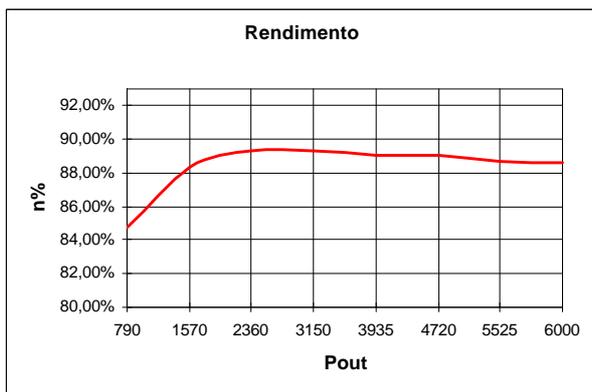


Fig. 17 - Rendimento global da unidade retificadora.

V. CONCLUSÃO

Este artigo mostrou o projeto e os resultados experimentais de uma unidade retificadora trifásica a três fios, como fator de potência unitário e elevada eficiência. Cabe observar que a topologia do retificador trifásico ainda não havia sido testada experimentalmente, entretanto

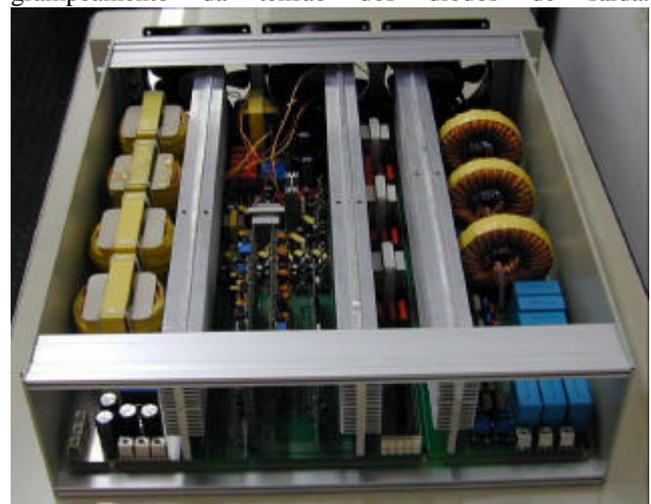


Fig. 18 - Rendimento global da unidade retificadora.

As duas topologias do estágio de potência foram escolhidas dentre um universo de outras topologias [5], [6],

[7], [8] de dois e três níveis de tensão, sendo que a sua combinação apresentou os excelentes resultados descritos.

Sendo assim, acredita-se que esta unidade retificadora seja uma ótima solução para as aplicações onde se deseja alto fator de potência, reduzido volume e elevada eficiência, para instalações de baixa tensão de entrada.

## VI. REFERÊNCIAS BIBLIOGRÁFICAS

- [1] Barbi, I., Souza, F. P. "Conversores CC-CC Isolados de Alta Freqüência com comutação suave". Edição dos Autores, 1999.
- [2] Barbi, I., Pinheiro, J. R. "The Three-Level ZVS-PWM DC-to-DC Converter". IEEE Transactions on Power Electronics. Vol. 8, no. 4, pp. 486-492, outubro de 1993.
- [3] Redl, R., Sokal, N. O. and Balogh, L., " A novel soft-switching full-bridge DC/DC converter: analysis, desingn considerations, and experimental results at 1.5kW, 100kHz," in IEEE transactions on power electronics, vol. 6 no 3, july 1991, pp 408-418.
- [4] Peng C., Hannigan M., Powerlab Inc. Walnut, CA 91789, O. Seiersen, Sccan Power Hoersholm, Denmark, " A new efficient high frequency retifier circuit," HFPC, June 1991 Proceedings. Pp 236-243.
- [5] KOLAR, J.W.; ZACH, F.C. "A Novel Three-Phase Three-Switch Three-Level Unity Power Factor PWM Rectifier". Proceedings of the 28th Power Conversion Conference, Nürnberg, Germany, June 28-30, pp 125,138 (1994).
- [6] Zhao ,Y.; Li, Y. and Lipo, T. A. "Force Commutated Three Level Boost Type Rectifier", IEEE Trans. Ind. Appl., vol. 31, no. 1, January/February 1995.
- [7] Salmon, J. C. "Circuit topologies for PWM boost rectifiers operated from 1-phase and 3-phase ac supplies using either single or split dc rail voltage outputs", APEC 1995, pp. 473-479.
- [8] G. Spiazzi, and F. C. Lee, "Implementation of single-phase boost power factor correction circuits in three-phase applications", Switching Rectifiers for Power Factor Correction, Volume V, VPEC Publication Series.