

RETIFICADOR ELEVADOR/ABAIXADOR ISOLADO DE ESTÁGIO ÚNICO COM CORREÇÃO DO FATOR DE POTÊNCIA

Janderson Duarte, Leandro Michels, Cassiano Rech e Marcello Mezaroba
Núcleo de Processamento de Energia Elétrica - nPEE – Departamento de Engenharia Elétrica
Universidade do Estado de Santa Catarina UDESC - CCT
Campus Universitário Prof. Avelino Marcante s/n – Joinville/SC - Brasil
CEP 89223-100 – Telefone (47) 4009-7844

E-mails: janderson_duarte@yahoo.com.br, michels@ieee.org, cassiano@ieee.org, mezaroba@joinville.udesc.br

Resumo – Este artigo apresenta um retificador de corrente isolado de estágio único com correção do fator de potência. O conversor proposto pode operar como abaixador ou elevador de tensão, dependendo dos níveis da tensão de entrada e da tensão de saída. Este artigo apresenta a análise teórica do conversor, bem como, resultados experimentais baseado em um protótipo de 3,5 kW.

Palavras-Chave – Correção do Fator de Potência, Flyback - Full Bridge, Retificador de Corrente.

SINGLE-STAGE ISOLATED HIGH POWER FACTOR STEP-UP/STEP-DOWN CONVERTER

Abstract – This paper presents a single-stage isolated current rectifier with power factor correction, based on full bridge and flyback topologies. The proposed converter can operate as a step-down or a step-up converter, according to the input and output voltage levels. This paper presents the theoretical analysis of the converter as well as experimental results based on a 3.5 kW prototype.

Keywords – Current fed rectifier, full bridge – flyback, power factor correction.

I. INTRODUÇÃO

Conversores CA-CC isolados com correção do fator de potência têm sido largamente utilizados em equipamentos eletrônicos que necessitam de correção do fator de potência e isolamento galvânica. Estes conversores são uma alternativa para os tradicionais retificadores isolados a diodo que drenam correntes pulsadas das fontes CA. Estes formatos de corrente introduzem harmônicas de corrente indesejáveis, distorções de tensão e interferências eletromagnéticas na rede elétrica [1]. Filtros passivos podem ser utilizados para amenizar estes problemas com alta eficiência e baixo custo, mas os mesmos são volumosos e pesados devido principalmente ao tamanho dos elementos magnéticos e capacitores, que operam com a frequência da rede [2].

A solução convencional para se conseguir elevado fator de potência e isolamento galvânica é a utilização de um conversor

de dois estágios, composto por um conversor PFC (Power Factor Correction) pré-regulador elevador e um conversor CC-CC isolado [3]-[18]. Entretanto, é possível reduzir custos e volume utilizando um conversor em estágio único, com correção do fator de potência e isolamento galvânica [19]- [33].

Um possível conversor isolado estágio único para correção do fator de potência é o *Flyback - Push-Pull* isolado com entrada em corrente [29]. Este conversor isolado possui alto fator de potência e pode operar como elevador ou abaixador. Entretanto, devido à característica *Push-Pull*, este conversor tem algumas desvantagens que limitam sua aplicação somente para baixas potências: problema de saturação do transformador e tensões elevadas nas chaves.

Outra configuração estágio único é o conversor *Full-Bridge - Boost* [30]-[33]. Este conversor possui isolamento galvânica em alta frequência e alto fator de potência. Porém, as chaves são submetidas a altos níveis de tensão quando elas são bloqueadas por circuitos de proteção, no caso de falhas. Além disso, esta topologia somente opera como elevador de tensão. Como uma tentativa de superar estas desvantagens, este artigo propõe um retificador de corrente isolado do tipo *Full-Bridge Flyback* com correção do fator de potência. As principais características do conversor proposto são:

- conversor estágio único;
- alto fator de potência;
- isolamento galvânica;
- frequência de chaveamento constante;
- operação como elevador ou abaixador;
- possibilidade de operar com altos níveis de potência;
- não necessita de um circuito auxiliar para reduzir a corrente de partida (*inrush*).

II. TOPOLOGIA PROPOSTA

A Figura 1 mostra um circuito simplificado do conversor proposto. O conversor é composto pelos diodos retificadores da rede (D_1, D_2, D_3 e D_4), um indutor acoplado *flyback* (L_C), quatro chaves principais (S_1, S_2, S_3 e S_4), um transformador *full-bridge* (T_1), dois diodos *flyback* (D_5 e D_6), quatro diodos *full-bridge* (D_7, D_8, D_9 e D_{10}) e um capacitor de filtro de saída (C_o).

A relação de transformação de ambos os componentes magnéticos é igual ($N:1$), como ilustrado na Figura 1. Conseqüentemente, a tensão de saída referida para o primário do transformador é dada por:

$$V_o' = NV_o \quad (1)$$

Este conversor será analisado em modo de condução contínua (*CCM*). Para este modo de condução existem dois

Artigo submetido em 12/11/2009. Revisão em 12/04/2010. Aceito para publicação em 13/04/2010 por recomendação do editor Fernando L. M. Antunes.

diferentes modos de operação, dependendo dos níveis de tensão de entrada e de saída, como mostrado na Figura 2.

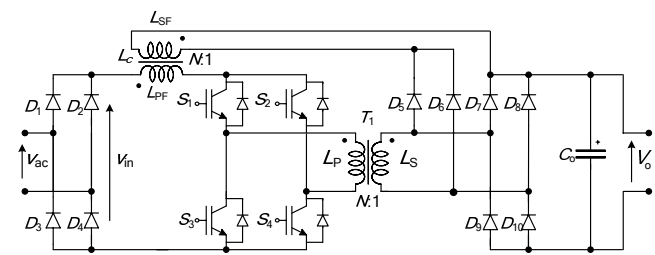


Fig. 1 Conversor proposto.

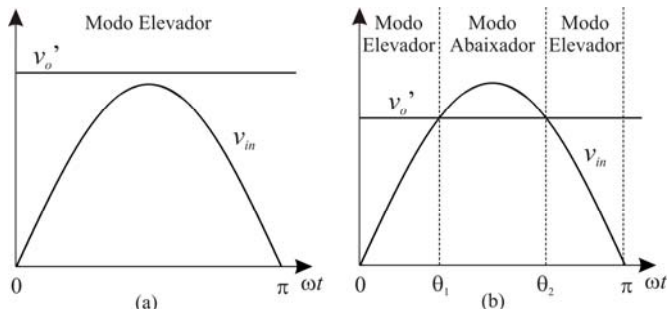


Fig. 2 Modos de operação do conversor. (a) Elevador. (b) Elevador/abaixador.

O conversor opera no modo elevador quando a tensão de entrada retificada é menor que a tensão de saída referida para o primário do transformador (V_o'). O conversor opera no modo abaixador quando a tensão de entrada é maior que V_o' .

Considerando que a frequência de chaveamento é muito maior do que a frequência da referência, a tensão de entrada pode ser assumida como constante para um ciclo de chaveamento. Em conseqüência, neste intervalo de tempo, o conversor proposto pode ser analisado como um conversor CC-CC.

A. Operação em Modo elevador

Neste modo de operação, as chaves principais operam com razão cíclica $0,5 < D \leq 1,0$, onde D é definido como:

$$D = \frac{t_c}{T_s} \quad (2)$$

onde t_c é o tempo de condução das chaves principais e T_s é o período de chaveamento.

As etapas de operação são apresentadas como segue.

Primeira Etapa ($0 \leq t \leq t_c - T_s/2$): Durante esta etapa todas as chaves estão conduzindo e a tensão de entrada é aplicada no primário do indutor, como pode ser observado na Figura 3(a). A corrente $i_{L_{PF}}$ cresce linearmente e L_c armazena energia. Não há transferência de energia da fonte de entrada para a carga, e somente o capacitor de saída fornece energia para a carga.

Segunda Etapa ($t_c - T_s/2 \leq t \leq T_s/2$): Nesta etapa, apresentada na Figura 3(b), as chaves S_2 e S_3 estão bloqueadas e as chaves S_1 e S_4 ainda estão conduzindo. A tensão no primário do indutor é $(V_{in} - NV_o)/2$ e a corrente no primário do indutor decresce linearmente. Nesta etapa, a corrente que circula no primário do indutor e no primário do transformador é a mesma. Similarmente, a corrente em ambos os enrolamentos secundários é a mesma. As correntes

de primário e secundário estão relacionadas pela relação de transformação, que deve ser a mesma para o indutor acoplado e para o transformador, como descrito anteriormente. Durante esta etapa, há transferência de energia da fonte de entrada para a saída através de D_5 e D_{10} .

Terceira Etapa ($T_s/2 \leq t \leq t_c$): Todas as chaves estão conduzindo novamente e, portanto, esta etapa é idêntica a primeira etapa.

Quarta Etapa ($t_c \leq t \leq T_s$): Nesta etapa, apresentada na Figura 3(c), as chaves S_1 e S_4 estão bloqueadas e as chaves S_2 e S_3 ainda estão conduzindo. A tensão no primário do indutor é $(V_{in} - NV_o)/2$ e a corrente no primário do indutor decresce linearmente. A corrente nos enrolamentos primários do indutor acoplado e do transformador é a mesma, bem como a corrente em seus respectivos enrolamentos secundários. Durante esta etapa, há transferência de energia da fonte de entrada para a saída através de D_6 e D_9 .

As principais formas de onda para o modo elevador são apresentadas na Figura 4. É importante mencionar que a definição de modo de condução é relacionada com a corrente de magnetização $i_{L_c} = i_{L_{PF}} + i_{L_{SF}}$. Como pode ser observado na Figura 4, a corrente de magnetização em L_c é contínua, mas a corrente de entrada ($i_{L_{PF}}$) apresenta uma descontinuidade no seu formato.

B. Operação no Modo Abaixador

Neste modo, as chaves principais operam com uma razão cíclica $0 < D \leq 0,5$. As etapas de operação para este modo são analisadas como segue.

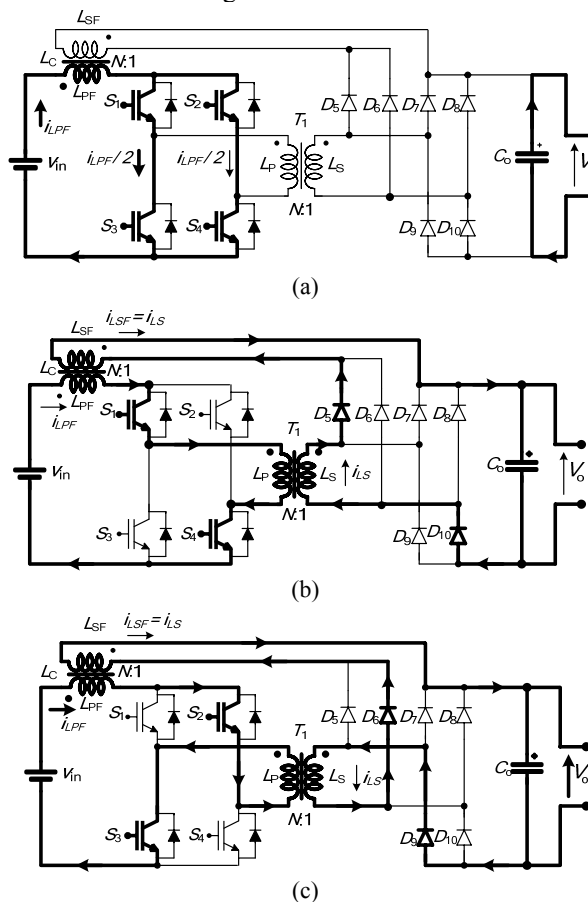


Fig. 3 Etapas de operação no modo elevador. (a) Primeira e Terceira etapas. (b) Segunda etapa. (c) Quarta etapa.

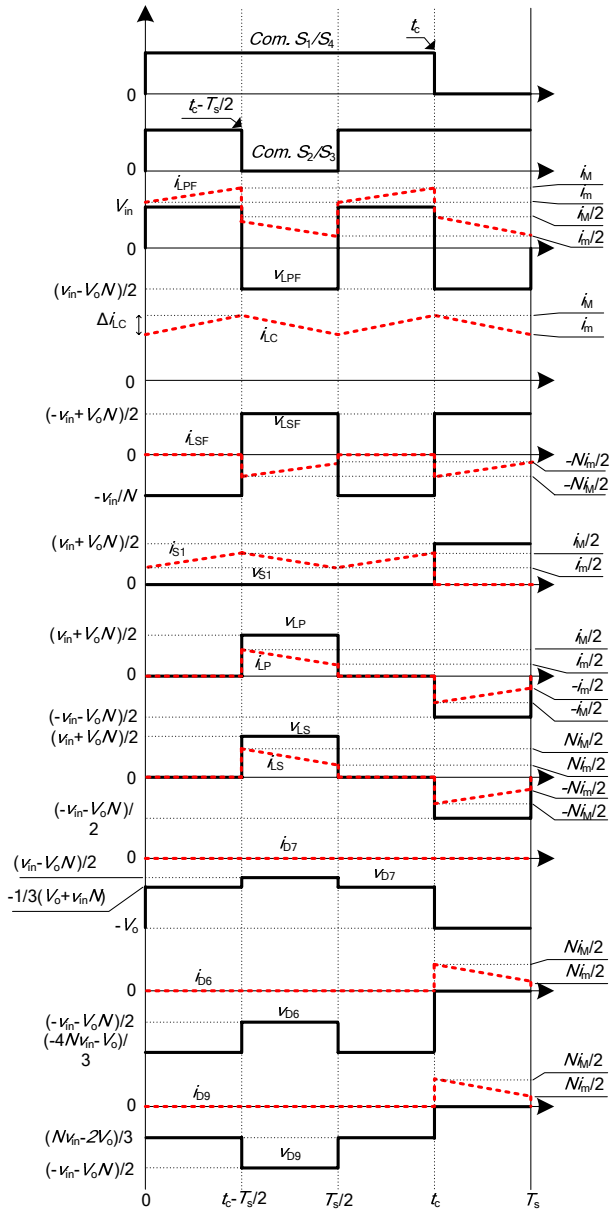


Fig. 4 Formas de onda teóricas para o modo elevador.

Primeira Etapa ($0 \leq t \leq t_c$): Durante esta etapa, apresentada na Figura 5(a), as chaves S_1 e S_4 estão conduzindo e S_2 e S_3 estão bloqueadas. A tensão no primário do indutor é $(V_{in} - NV_o)$ e a corrente $i_{L_{PF}}$ cresce linearmente. Há transferência de energia da fonte de entrada para a saída através do transformador, D_7 e D_{10} .

Segunda Etapa ($t_c \leq t \leq T_s/2$): Nesta etapa, todas as chaves estão bloqueadas, como ser observado na Figura 5(b). O secundário do indutor assume a corrente, e fornece energia para a saída através de D_5 , D_6 , D_9 e D_{10} . A tensão aplicada no secundário do indutor é $-V_o$ e a corrente decresce linearmente.

Terceira Etapa ($T_s/2 \leq t \leq t_c + T_s/2$): Durante esta etapa, as chaves S_2 e S_3 estão conduzindo, e S_1 e S_4 ainda estão bloqueadas. Novamente, a tensão no primário do indutor é $(V_{in} - NV_o)$ e a corrente $i_{L_{PF}}$ cresce linearmente. Há transferência de energia da fonte de entrada para a saída

através do transformador, D_8 e D_9 , como mostrado na Figura 5(c).

Quarta Etapa ($t_c + T_s/2 \leq t \leq T_s$): A quarta etapa é idêntica a segunda etapa.

As principais formas de onda para o modo abaixador podem ser vistas na Figura 6. Observe que a definição de modo de condução é também relacionada a corrente de magnetização em L_c . Neste modo de operação a corrente de magnetização é contínua, mas a corrente de entrada é descontínua.

III. ANÁLISE EM REGIME PERMANENTE

O ganho CC de tensão no modo elevador de operação é:

$$G_{up} = \frac{V_o}{V_{in}} = \frac{D}{N(1-D)} \quad (3)$$

Por outro lado, o ganho CC de tensão no modo abaixador é:

$$G_{down} = \frac{V_o}{V_{in}} = \frac{2D}{N} \quad (4)$$

Como apresentado na Figura 2, a transição entre os modos elevador e abaixador ocorre quando a tensão de entrada retificada atinge o valor da tensão de saída referida para o lado primário.

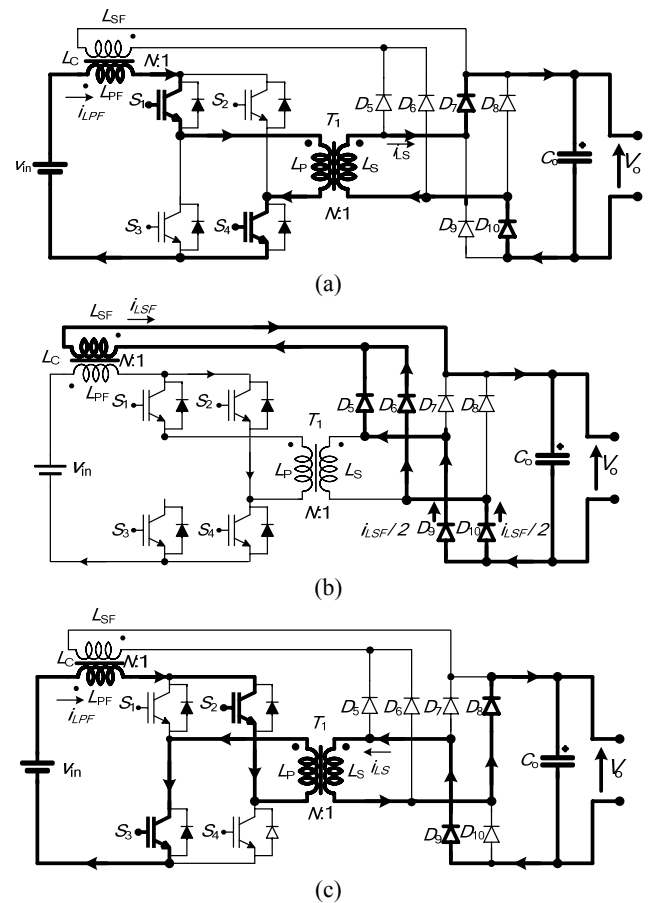


Fig. 5 Etapas de operação no modo abaixador. (a) Primeira etapa. (b) Segunda e quarta etapas. (c) Terceira etapa.

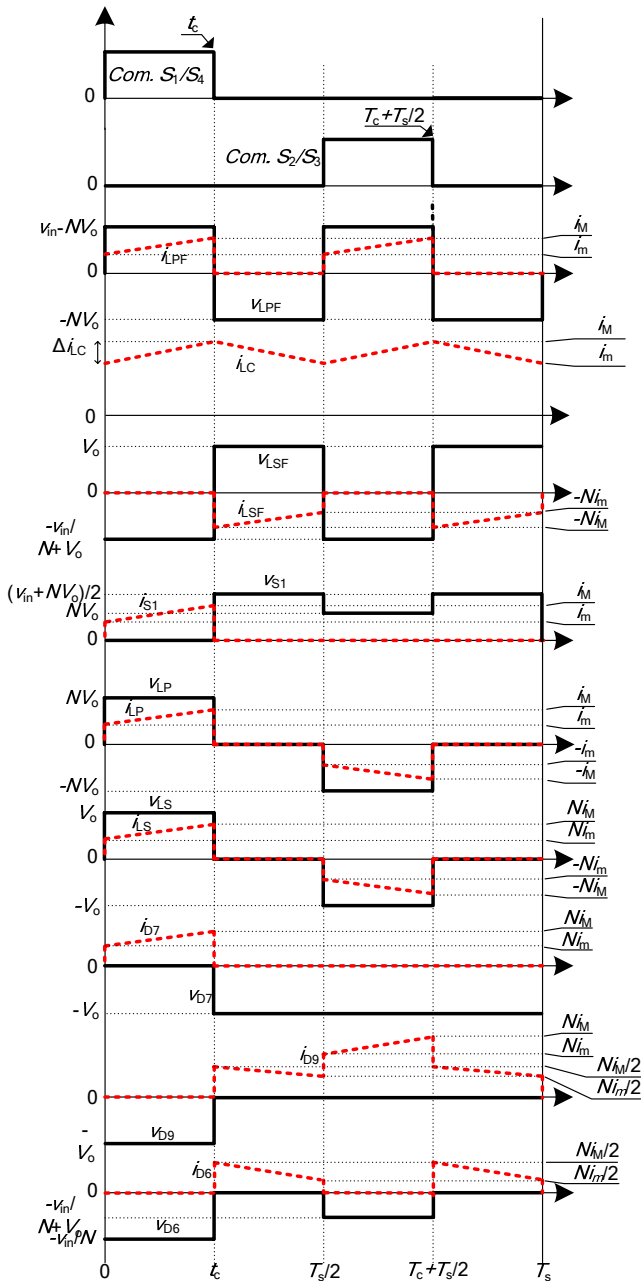


Fig. 6 Formas de onda teóricas para o modo abaixador.

De (3) e (4) é possível verificar que a transição ocorre quando a razão cíclica atinge 0,5, como pode ser visto na Figura 7, a qual mostra a curva do ganho CC de tensão para ambos os modos.

Além disso, utilizando (3), a razão cíclica para o modo elevador pode ser estimada da seguinte expressão:

$$D(\omega t) = \frac{V_o'}{V_o' + |V_p \sin(\omega t)|} \quad (5)$$

onde V_p é o valor de pico da tensão de entrada e $\theta_1 \leq \omega t \leq \theta_2$.

Por outro lado, utilizando (4), o comportamento da razão cíclica para o modo abaixador pode ser obtida de:

$$D(\omega t) = \frac{V_o'}{2|V_p \sin(\omega t)|} \quad (6)$$

onde $0 \leq \omega t < \theta_1$ ou $\theta_2 < \omega t \leq \pi$.

A Figura 8 mostra o comportamento da razão cíclica para meio período da rede elétrica, considerando $N = 1$, $V_o = 200$ V e $V_p = 311$ V. Portanto, pode ser observado que a transição entre o modo elevador e abaixador do conversor é suave.

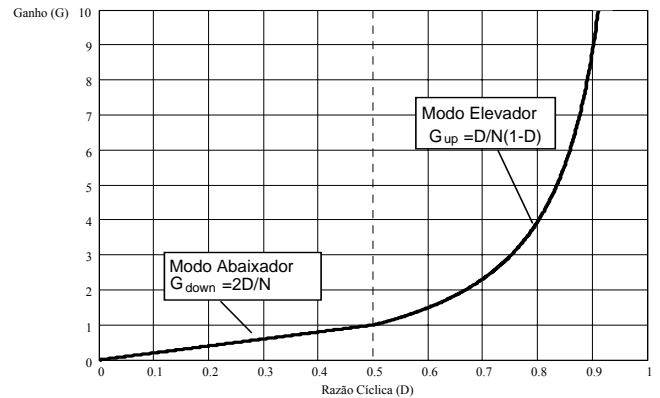


Fig. 7 Ganho de tensão CC versus razão cíclica.

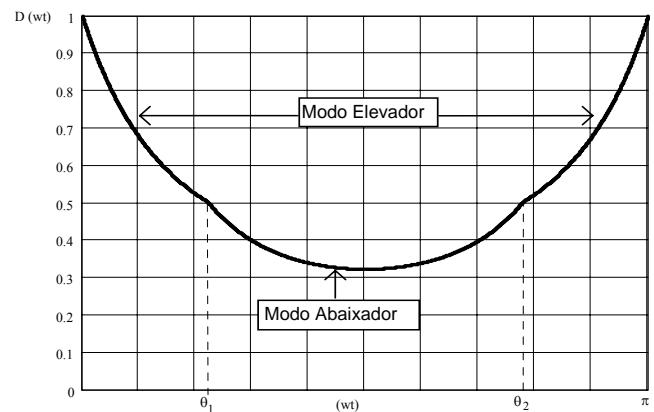


Fig. 8 Razão cíclica para meio ciclo da rede elétrica.

IV. CONSIDERAÇÕES DE PROJETO

Os principais parâmetros a serem projetados para o conversor proposto são a relação de transformação do transformador e do indutor acoplado, a indutância do indutor acoplado e a capacitância de saída.

Devido ao ganho de tensão CC deste conversor, a relação de transformação pode variar em uma grande faixa, desta forma a relação de transformação pode ser calculada em função de diferentes especificações. Uma ótima relação de transformação pode ser calculada de forma a minimizar as perdas nas chaves principais ou limitar a máxima tensão sobre elas. Como a otimização não é o principal objetivo deste artigo, uma relação de transformação unitária ($N=1$) foi adotada para o transformador e o indutor acoplado.

Além disso, a indutância L_C deve ser determinada para limitar a máxima ondulação de corrente no indutor acoplado Δi_{LC} . A máxima ondulação na corrente de magnetização i_{LC} ocorre no modo abaixador, de modo que a indutância pode ser calculada por (7), utilizando a tensão aplicada no primário do indutor acoplado neste modo de operação:

$$L_C = \frac{0,5V_p T_s}{2\Delta i_{LC}} \quad (7)$$

Além disso, a capacitância de saída pode ser calculada em função da máxima ondulação da tensão de saída permitida utilizando a seguinte expressão:

$$C_o = \frac{P_o}{4\pi f_r V_o \Delta V_o} \quad (8)$$

onde P_o é a potência de saída e f_r é a frequência da tensão de entrada.

V. VERIFICAÇÃO EXPERIMENTAL

A. Descrição do protótipo

Um protótipo de um retificador de corrente isolado *Full-Bridge Flyback* foi implementado em laboratório para verificar o desempenho do conversor proposto sob condições práticas. O protótipo implementado é apresentado na Figura 9, e seu diagrama esquemático é mostrado na Figura 10.

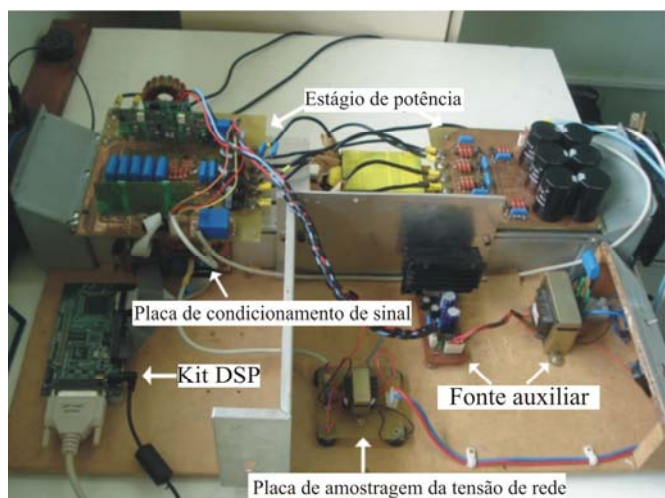


Fig. 9 Protótipo desenvolvido.

Para a implementação foi necessária a inclusão de circuitos de grampeamento do tipo RCD, ou seja, uma associação de resistores, capacitores e diodos que visam manter a tensão dos semicondutores dentro do limite seguro de operação, conforme pode ser visto na Figura 10. Também foi necessário um circuito de grampeamento para limitar a tensão em todos os semicondutores, por que a energia armazenada nas indutâncias de dispersão do transformador e do indutor acoplado causa elevados transientes de tensão nos semicondutores. Uma vez que este conversor opera com elevados níveis de potência, a energia armazenada nas indutâncias de dispersão é elevada. Contudo, como esta energia não tem um caminho natural para se dissipar, é necessário utilizar circuitos de grampeamento de tensão. O *snubber* de Undeland [34] foi escolhido para limitar a tensão nas chaves, e circuitos grampeadores RCD individuais para a proteção dos diodos, como apresentado na Figura 10.

Os sinais de comando das chaves principais são obtidos através da comparação entre o sinal de controle e dois sinais dente-de-serra defasados entre eles de 180° , como ilustrado na Figura 10. Os sinais dente-de-serra são levados à entrada de dois diferentes comparadores. As outras entradas dos comparadores são conectadas ao mesmo sinal de controle. A saída de um comparador é o sinal de comando de S_1 e S_4 enquanto a saída do outro comparador é o sinal de comando

S_2 e S_3 . Os padrões de modulação para ambos os modos são apresentados na Figura 11.

A estratégia de controle utilizada para este conversor é o controle por valores médios instantâneos [35]-[37], utilizando a corrente de entrada como parâmetro de controle. O conversor possui controle da corrente de entrada e da tensão de saída. Um diagrama de blocos simplificado da estratégia de controle é também apresentado na Figura 10. A saída do controlador de tensão é multiplicada por uma amostra da tensão da rede retificada e seu resultado é a referência para a malha de corrente. O controlador de corrente força a corrente de entrada a seguir a referência de corrente, que está em fase com a tensão de entrada retificada. A saída do controlador de tensão aumenta ou diminui a amplitude da referência de corrente de acordo com o erro de tensão, de forma que a tensão CC de saída é regulada de acordo com o valor de referência de tensão.

As especificações de projeto deste protótipo são apresentadas na TABELA 1 e os principais componentes utilizados no protótipo são especificados na TABELA 2. O sistema de controle foi implementado em no DSP TMS320F2812 da Texas Instruments®. Circuitos de *drivers* SKHI200PA da Semikron® foram utilizados e uma placa de interface foi incluída para adaptar os sinais do DSP para o circuito de potência.

TABELA 1
Especificações de projeto

$P_o = 3,5 \text{ kW}$	Potência de saída
$V_o = 400 \text{ V}$	Tensão de saída
$V_{in} = 311 \sin(\omega t) \text{ V}$	Tensão de entrada
$\Delta V_o = 4 \text{ V}$	Ondulação máxima da tensão de saída
$f_r = 60 \text{ Hz}$	Frequência de entrada
$f_s = 75 \text{ kHz}$	Frequência de chaveamento
$\Delta i_{LC} = 8,88 \text{ A}$	Ondulação máxima da corrente de entrada
$\eta = 90 \%$	Eficiência
$N = 1$	Relações de transformação

TABELA 2
Parâmetros de circuito e descrição dos componentes

S_1, S_2, S_3, S_4	Chaves: IRGP50B60PD
$D_5, D_6, D_7, D_8, D_9, D_{10}$	Diodos: HFA16TB120
D_1, D_2, D_3, D_4	Ponte retificadora: SK50B08
C_o	Capacitor eletrolítico: $6 \times 470\mu\text{F}/400\text{V}$
L_F	Indutor toroidal: Pó de ferro, $L=100\mu\text{H}$, 32 espiras
C_f	Capacitor de polipropileno: $5\mu\text{F}$
Indutor acoplado	Indutor de ferrite: IP6-EE65/91, $L=200\mu\text{H}$, 16 espiras, indutância de dispersão total = $12\mu\text{H}$
Transformador	Transformador de ferrite: IP6-EE65/91, 10 espiras, indutância de dispersão total = $4\mu\text{H}$
$D_{\text{snu}1}-D_{\text{snu}6}$ and $D_{\text{und}1}-D_{\text{und}4}$	Diodos: MUR4100
$C_{\text{und}1}, C_{\text{und}2}$	Capacitor de polipropileno : $4,7\text{nF}$
$R_{\text{sm}3}-R_{\text{sm}6}$	Resistor: $90\text{k}\Omega/3\text{W}$
$R_{\text{sn}1}, R_{\text{sn}2}$	Resistor: $156\text{k}\Omega/3\text{W}$
C_{gr}	Capacitor eletrolítico : $73 \mu\text{F}/750\text{V}$
R_{gr}	Resistor: $3,3\text{k}\Omega/600\text{W}$

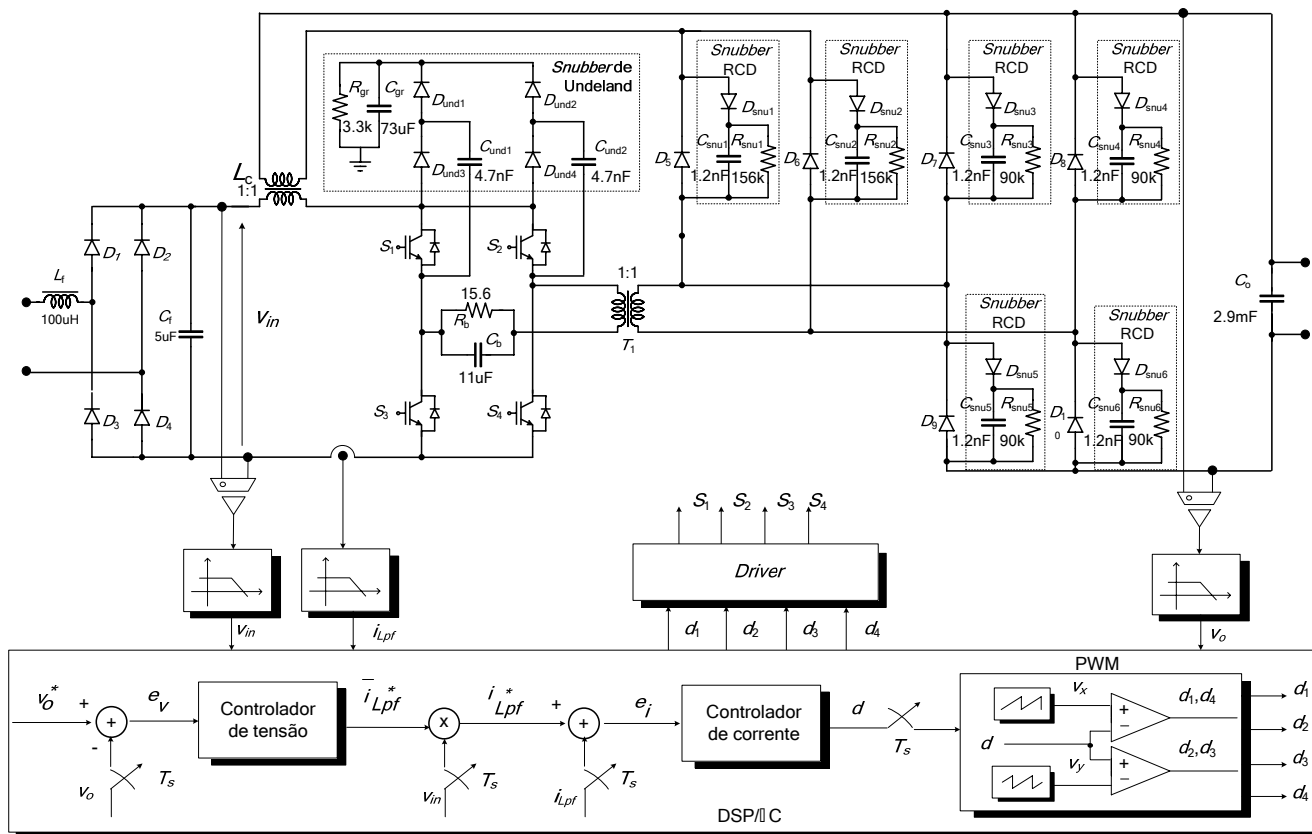


Fig. 10 Diagrama esquemático do protótipo e estrutura do controle.

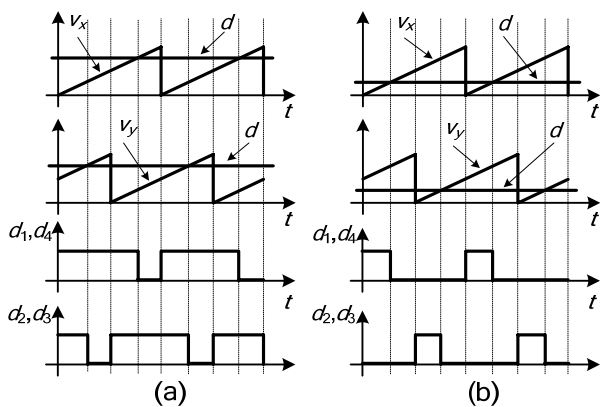


Fig. 11 Estratégias de modulação PWM.
a) modo elevador; b) modo abaixador

B. Resultados Experimentais

A Figura 12 mostra as formas de onda da tensão de entrada e a corrente de entrada com uma carga resistiva de $58,6 \Omega$, uma tensão de saída de $400V$ e tensão nominal de entrada. O valor da carga foi escolhido de forma que o conversor opere com potência nominal de entrada e tensão nominal de saída. O espectro harmônico da corrente de entrada é mostrado na Figura 13, cujos valores são comparados com limites impostos pela norma IEC61000-3-2 (classe A) [1]. Neste ponto de operação, o conversor opera somente no modo elevador e todas as harmônicas de corrente atendem as especificações dadas em [1], como pode ser visto na Figura 14. A taxa de distorção harmônica total (THD) da

corrente de entrada é de $3,6\%$ e o fator de potência de entrada é $0,99$.

A Figura 14 mostra a tensão na chave S_1 e a corrente no primário do indutor. Pode-se observar o formato descontínuo da corrente no primário do indutor acoplado, e que sua frequência é o dobro da frequência de chaveamento. Também pode-se notar a alta tensão na chave durante seu bloqueio devido as indutâncias de dispersão nos elementos magnéticos, justificando o uso de circuitos grampeadores.

Além disso, o desempenho do conversor proposto foi analisado para uma tensão de saída menor.

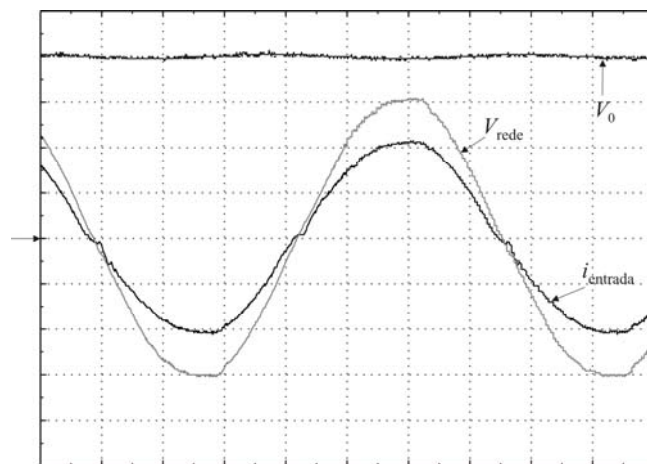


Fig. 12 Tensão de entrada/saída e corrente de entrada
($100 V/div$, $10 A/div$, $2,5 ms/div$).

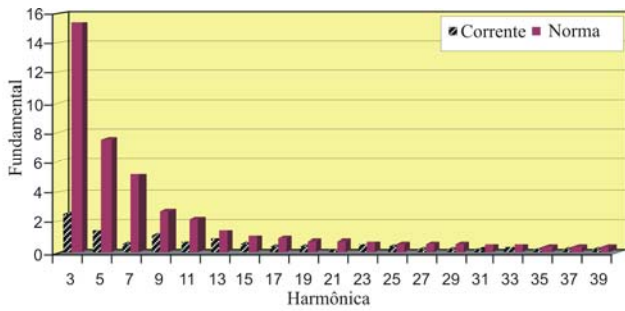


Fig. 13 Espectro de harmônicas da corrente de entrada para o modo elevador e os limites da norma IEC61000-3-2 Classe A.

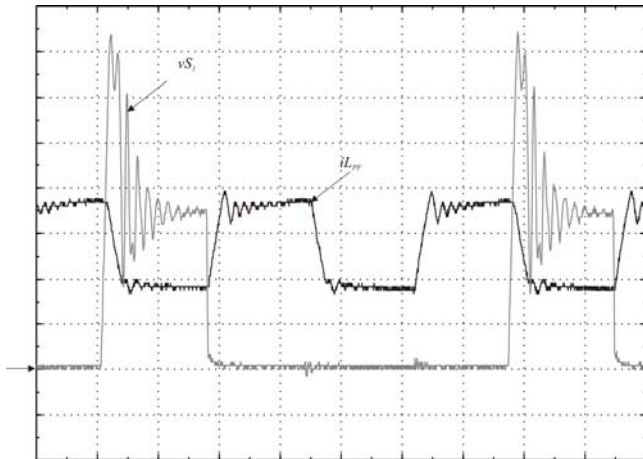


Fig. 14 Corrente no primário do indutor e tensão na chave S_1 (50 V/div, 5 A/div, 2,5 μ s/div).

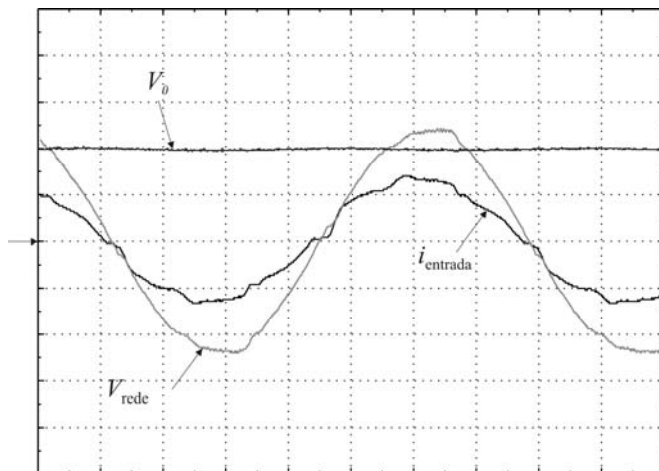


Fig. 15 Tensão de entrada e saída e corrente de entrada (100 V/div, 20 A/div, 2,5 ms/div).

Utilizando uma tensão de saída de 200V o conversor proposto opera em ambos os modos (modos elevador e abaixador). A resistência de carga foi ajustada para 30,5 Ω . O valor da resistência de carga escolhida foi utilizando o critério de manter a corrente nos diodos de saída dentro do valor projetado. A Figura 15 mostra a tensão de entrada e saída e a corrente de entrada para este ponto de operação.

A Figura 16 mostra o espectro harmônico da corrente de entrada apresentada na Figura 15 e é comparada com os limites especificados pela norma IEC61000-3-2. Neste caso, A THD da corrente de entrada é 7,7% e o fator de potência de entrada é 0,98. As harmônicas 13, 15 e 19 não atendem os limites da norma IEC61000-3-2 Classe A.

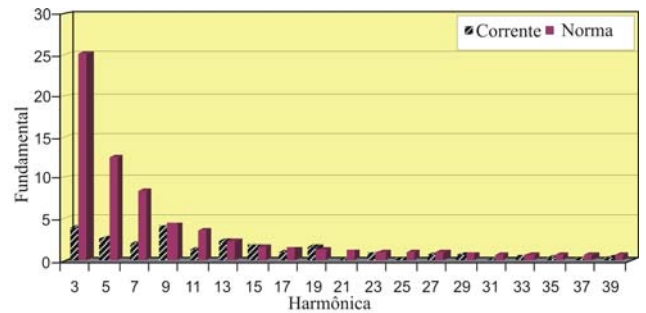


Fig. 16 Espectro de harmônicas da corrente de entrada para o modo elevador/abaixador e os limites da norma IEC61000-3-2 Classe A.

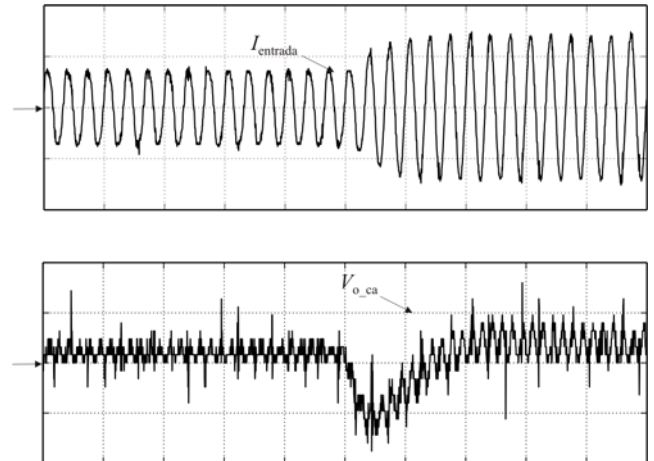


Fig. 17 Corrente de entrada e tensão de saída (10A/div, 5V/div, 50ms/div).

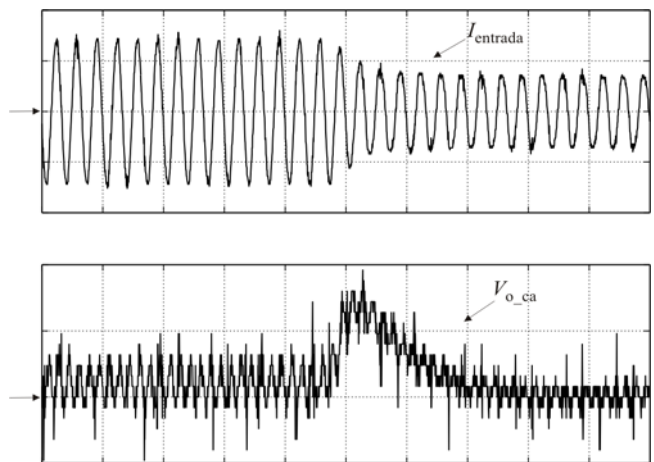


Fig. 18 Corrente de entrada e tensão de saída (10A/div, 5V/div, 50ms/div).

Como pode ser observado na Figura 15 e Figura 16, a THD da corrente de entrada aumenta quando o conversor opera no modo abaixador. A corrente de entrada é distorcida por que parte da energia armazenada no primário do indutor acoplado, na primeira e terceira etapas, não é transferida para o secundário do indutor acoplado nas outras etapas. Isto ocorre por que existe um caminho de menor impedância através do *snubber* de Undeland. Conseqüentemente, a escolha do *snubber* de Undeland para este conversor não foi eficiente para o modo abaixador.

A Figura 17 mostra a corrente de entrada e a tensão de saída durante uma variação de carga de 244 Ω para 122 Ω . A tensão de saída foi medida no modo Ca para melhor

visualização. A Figura 18 apresenta as mesmas formas de onda para uma mudança de carga de 122 Ω para 244 Ω . Ambos os resultados mostram que o sistema em malha fechada apresentou-se satisfatório.

Os resultados experimentais demonstram que as indutâncias de dispersão têm uma significativa influência na eficiência do conversor. A eficiência de 75% foi obtida devido a tecnologia utilizada para a construção do indutor acoplado e do transformador. Algumas sugestões para resolver estes problemas em trabalhos futuros são apresentadas: 1) implementar um conversor isolado para regenerar a energia armazenada no capacitor C_{gr} do *snubber* de Undeland, transferindo esta energia para a saída, ou 2) utilizar transformador e indutor acoplado planar com baixa indutância de dispersão [38] e utilizar circuitos grampeadores RCD em cada chave.

VI. CONCLUSÕES

Das análises e resultados apresentados neste artigo é demonstrado que o retificador de corrente isolado *full-bridge flyback* satisfaz as especificações propostas, que são: conversor estágio único, alto fator de potência, isolamento galvânica, componentes magnéticos operando em alta frequência, controle da tensão de saída, corrente de pré-carga controlável, operação como elevador ou abaixador e número reduzido de chaves (custo cerca de 40% menor que uma topologia *Boost* mais um *Full-Bridge*). Adicionalmente, a modulação e a estratégia de controle são simples e podem ser implementadas utilizando processos tanto analógicos quanto digitais.

Comparando o conversor proposto com o conversor *Flyback - Push-Pull* pode-se verificar que o conversor proposto possui menores esforços de tensão nas chaves, pode operar com níveis maiores de potência e o transformador não possui problemas de saturação. Além disso, comparando-o com o conversor *Full-Bridge - Boost* é possível observar que a topologia proposta também pode operar como um conversor abaixador e as chaves não são submetidas a altos níveis de tensão quando todas as chaves são bloqueadas, pois existe um caminho natural de circulação da corrente do indutor através de seu enrolamento secundário.

Trabalhos futuros irão explorar soluções para melhorar a eficiência do conversor, que é baixa devido às elevadas indutâncias de dispersão existentes no circuito. Os autores acreditam que a topologia apresentada pode ser uma alternativa viável para a utilização como estágio de entrada isolado em fontes de alimentação CA e sistemas ininterruptos de energia.

REFERÊNCIAS

- [1] Norma internacional, *Electromagnetic compatibility (EMC) - Part 3-2 - Limits for harmonic current emissions (equipment input current up to and including 16 A per phase)*, IEC Standard 61000-3-2, 2005.
- [2] N. Takeuchi, K. Matsui, F. Ueda, H. Mori, "A novel PFC circuit using ladder type filter employing only passive devices", in IEEE APEC 2008, pp. 1005-1009, Feb. 2008.
- [3] K. I. Hwu, Y. T. Yau, "An interleaved AC-DC Converter Based on Current Tracking", *IEEE Trans. Ind. Electron.*, vol. 56, pp. 1456-1463, May, 2009.
- [4] M. Brunoro, J. L. F. Vieira, "Fonte de Alimentação CC-CC 0-50V/0-10A em Ponte Completa com Controle por Deslocamento de Fase e Comutação ZVS", *Eletrônica de Potência - Sobraep*, vol. 4, nº.1, Set. 1999.
- [5] C.-M. Wang, "A new Single-Phase ZCS-PWM Boost Rectifier with High Power Factor and Low Conduction Losses", *IEEE Trans. Ind. Electron.*, vol. 53, pp. 500-510, Apr. 2006.
- [6] D. C. Martins, A. H. de Oliveira, "Retificador Trifásico Isolado com Correção do Fator de Potência Empregando o Conversor CC-CC Sepic em Condução Contínua" *Eletrônica de Potência*, vol. 6, nº.1, Dez. 2001.
- [7] D. C. Martins, M. M. Casaro, I. Barbi, "Retificador Trifásico Isolado com Alto Fator de Potência Utilizando o Conversor Zeta no Modo de Condução Contínua" *Eletrônica de Potência*, vol. 6, nº.1, Dez. 2001.
- [8] E. H. Ismail, "Bridgeless SEPIC Rectifier with Unity Power Factor and Reduced Conduction Losses", *IEEE Trans. Ind. Electron.*, vol. 56, pp. 1147-1157, Apr. 2009.
- [9] F. J. M. de Seixas, I. Barbi, "Retificador Trifásico Isolado em Alta Frequência e Com Baixa Distorção de Corrente na Rede" *Eletrônica de Potência*, vol. 7, nº.1, Nov. 2002.
- [10] Y.-K. Lo, J.-Y. Lin, S.-Y. Ou, "Switching Frequency Control for Regulated Discontinuous-Conduction-Mode Boost Rectifiers", *IEEE Trans. Ind. Electron.*, vol. 54, pp. 760-768, Apr. 2007.
- [11] C. H. V. Treviso, L. R. Barbosa, A. A. Pereira, J. B. Vieira Jr., L. C. Freitas "Retificador de 6KW, Fator de Potência Unitário, Trifásico, Comutação não Dissipativa na Conversão CC-CC e Controle Sincronizado em Frequência" *Eletrônica de Potência*, vol. 8, nº.1, Jun. 2003.
- [12] D. S. Oliveria Jr., R. P. T. Bascopé, I. Barbi, C. E. A. Silva, "On the Study of the Dynamics of the ZVS Three-Phase DC/DC Converter" *Eletrônica de Potência*, vol. 11, nº.1, Mar. 2006.
- [13] R. P. T. Bascopé, D. S. Oliveria Jr., C. G. C. Branco, F. L. M. Antunes, "A High Frequency Transformer Isolation UPS System with 110V/220V Input Voltage" *Eletrônica de Potência*, vol. 11, nº.1, Nov. 2006.
- [14] F. C. Lee, B. H. Cho, R. B. Ridley, V. Vlatkovic, J. A. Sabaté, "Design Considerations for High-Voltage, High-Power, Full-Bridge, Zero-Voltage-Switching PWM Converter", in IEEE APEC'90, pp. 275-184, Mar. 1990.
- [15] R. Redl, N. Sokal, L. Balogh, "A Novel Soft-Switching Full-Bridge DC/DC Converter: Analysis, Design Considerations and Experimental Results at 1.5 kW, 100 kHz", *IEEE Trans. Power Electron.*, vol. 6, pp. 408-418, Jul. 1991.
- [16] J. B. Wang, R. Li, Joe Chen, "Efficiency comparison of the Full Bridge converters in considered magnetic saturation", in IEEE IECON, pp. 717-722, Nov. 2008.
- [17] L. Zhu, "A Novel Soft-Commutating Isolated Boost Full-Bridge ZVS-PWM DC-DC Converter for Bidirectional High Power Applications", *IEEE Trans. Power Electron.*, vol. 21, pp. 422-429, Mar. 2006.

- [18] K. Jin, X. Ruan, M. Yang, M. Xu, "A Hybrid Fuel Cell Power System", *IEEE Trans. Ind. Electron.*, vol. 56, pp. 1212-1222, Apr. 2009.
- [19] G. Moschopoulos, "A Simple AC-DC PWM Full-Bridge Converter with Integrated Power-Factor Correction", *IEEE Trans. Ind. Electron.*, vol. 50, pp. 1290-1297, Dec. 2003.
- [20] D. A. Ruiz-Caballero, I. Barbi "Um Conversor CC-CC Flyback-Push-Pull Melhorado Alimentado em Corrente" *Eletrônica de Potência*, vol. 4, nº.1, Set. 1999.
- [21] T.-F. Wu, J.-C. Hung, S.-Y. Tseng, Y.-M. Chen, "A Single-Stage Fast Regulator with PFC Based on an Asymmetrical Half-Bridge Topology", *IEEE Trans. Ind. Electron.*, vol. 52, pp. 139-150, Feb. 2005.
- [22] F. E. Bisogno, A. R. Seidel, T. B. Marchesan, R. N. do Prado, "Reator Eletrônico para Iluminação Fluorescente Boost Push-Pull com Alto Fator de Potência Empregando um Único Interruptor", *Eletrônica de Potência*, vol. 8, nº.1, Jun. 2003.
- [23] M. A. Dalla Costa, J. M. Alonso, J. C. Miranda, J. Garcia, G. D. Lamar, "A Single-Stage High-Power-Factor Electronic Ballast Based on Integrated Buck Flyback Converter to Supply Metal Halide Lamps", *IEEE Trans. Ind. Electron.*, vol. 55, pp. 1112-1122, Mar. 2008.
- [24] H. E. Ismail, J. A. Sabzali, A. M. Al-Saffar, "Buck-Boost-Type Unity Power Factor Rectifier with Extended Voltage Conversion Ratio", *IEEE Trans. Ind. Electron.*, vol. 55, pp. 1123-1132, Mar. 2008.
- [25] A. Fernandez, J. Sebastian, M. M. Hernando, D. G. Lamar, M. A. Perez de Azpeitia, M. Rodriguez, "Modeling of an AC-to-DC Converter with a Single-Stage Power Factor Correction", *IEEE Trans. Ind. Electron.*, vol. 55, pp. 3064-3076, Aug. 2008.
- [26] M. G. Egan, D. L. O'Sullivan, J. G. Hayes, M. J. Willers, C. P. Henze, "Power-Factor-Corrected Single-Stage Inductive Charger for Electric Vehicle Batteries", *IEEE Trans. Ind. Electron.*, vol. 54, pp. 1217-1226, Apr. 2007.
- [27] I. Barbi, D. Ruiz-Caballero, "A new ZVS-PWM clamping mode isolated non pulsating input and output current DC-to-DC power converter" in IEEE INTELEC'99, 20-1, June 5-10, 1999.
- [28] A. H. Weinberg, P.R. Boldo, "A high power, high frequency, DC to DC converter for space applications", in IEEE APEC'92, pp. 1140-1147, Jul. 1992.
- [29] G. V. T. Bascopé, *Conversor Flyback-Push-Pull Alimentado em Corrente com Correção de Fator de Potência*, Dissertação de Mestrado, Universidade Federal de Santa Catarina, Brasil, 1996.
- [30] A. Mousavi, P. Das, G. Moschopoulos, "A ZCS-PWM Full-Bridge Boost Converter for Fuel-Cell Applications", in IEEE APEC 2009, pp. 459-464, Feb. 2009.
- [31] J.-F. Chen, R.-Y. Chen, T.-J. Liang, "Study and Implementation of a Single-Stage Current-Fed Boost PFC Converter With ZCS for High Voltage Applications", *IEEE Trans. Power Electron.*, vol. 23, pp. 379-386, Jan. 2008.
- [32] L. Zhu "A novel soft-commutating Isolated Boost Full-Bridge ZVS-PWM DC-DC converter for bidirectional high power applications", *IEEE Trans. Power Electron.*, vol. 21, no. 2, pp. 422-429, Mar. 2006.
- [33] P. Em-Sung, J. C. Sung, J. M. Lee, B. H. Cho, "A soft-switching active clamp scheme for isolated full-bridge boost converter", in IEEE APEC'04, vol. 2, pp. 1067-1070, 2004.
- [34] T. M. Undeland, "Switching stress reduction in power transistor converters", in IEEE IAS Annual Meeting, p. 383-391, 1976.
- [35] P. Chrin, C. Bunlaksananusorn, "Novel Current Feedforward Average Current Mode Control Technique to Improve Output Dynamic Performance of DC-DC Converters", in IEEE PEDS 2007, pp. 1416-1421, Nov. 2007.
- [36] W. R. Erickson, D. Maksimovic, *Fundamentals of power electronics*, Second Edition, University of Colorado, 2001.
- [37] W. Tang, F. C. Lee, R. B. Ridley, "Small-signal modeling of average current-mode control", in IEEE APEC'92, pp. 747-755, 1992.
- [38] E. Maset, A. Ferreres, J. B. Ejea, E. Sanches-Kilders, J. Jordam, V. Esteve, "5 kW Weinberg converter for battery discharging in high-power communications satellites", in IEEE PESC'2005, pp. 69-75, 2005.

DADOS BIOGRÁFICOS

Janderson Duarte, Formou-se em Engenharia Elétrica e obteve o título de Mestre em Engenharia Elétrica pela Universidade Estadual de Santa Catarina (UDESC), em 2006 e 2009 respectivamente. Desde 2009 é professor colaborador da Universidade Estadual de Santa Catarina (UDESC).

Leandro Michels, obteve os títulos de engenheiro eletricista (2002) e doutor em engenharia elétrica (2006), ambos pela Universidade Federal de Santa Maria (UFSM), RS, Brasil. Atuou no período de 2005 a 2007 como professor substituto junto ao Departamento de Eletrônica e Computação na mesma universidade, onde atualmente é professor adjunto. É membro da SBA e SOBRAEP.

Cassiano Rech, Formou-se em Engenharia Elétrica e obteve os títulos de Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Santa Maria (UFSM), Santa Maria, Rio Grande do Sul, Brasil, em 1999, 2001 2005, respectivamente, onde atualmente atua como professor adjunto

Marcello Mezaroba, Recebeu os graus de Engenheiro Eletricista, Mestre e Doutor em Engenharia Elétrica em 1996, 1998 e 2001 respectivamente, pela Universidade Federal de Santa Catarina (UFSC). Atualmente é Professor Associado no Departamento de Engenharia Elétrica da Universidade Estadual de Santa Catarina (UDESC) desenvolvendo atividades de pesquisa junto ao Núcleo de Processamento de Energia Elétrica (nPEE). É membro da SOBRAEP e do IEEE.