

# INVERSOR DE TENSÃO MONOFÁSICO NPC TRÊS NÍVEIS COM SNUBBER REGENERATIVO

Luiz Ricardo Lima, Yales Rômulo de Novaes e Marcello Mezaroba  
Universidade do Estado de Santa Catarina – UDESC – Joinville, SC – Brasil  
[engrlima@gmail.com](mailto:engrlima@gmail.com), [novaes@ieee.org](mailto:novaes@ieee.org), [mezaroba@joinville.udesc.br](mailto:mezaroba@joinville.udesc.br)

**Resumo** – Esse artigo apresenta a análise de um inversor de tensão NPC três níveis que utiliza o *snubber* de Undeland modificado com um circuito de regeneração de energia. Para a regeneração, foi utilizado o conversor Buck-boost QSC (*Quasi-Square wave Converter*) ZVS (*Zero Voltage Switching*). O conversor Buck-boost retira energia do capacitor de grampeamento do *snubber* e devolve essa energia para o barramento de entrada. Esse conversor ressonante apresenta uma única chave ativa e opera com razão cíclica fixa. São apresentadas as etapas de operação, formas de onda teóricas e uma metodologia de projeto. Resultados experimentais de um protótipo de 1,5 kVA são mostrados como validação da estrutura proposta.

**Palavras-Chave** – NPC, Regeneração, *Snubber* de Undeland, Inversor Multinível.

## SINGLE PHASE THREE LEVEL NPC VOLTAGE-FED INVERTER WITH REGENERATIVE SNUBBER

**Abstract** – The study of the modified Undeland *snubber* with energy regeneration applied to the three-level Neutral Point Clamped (NPC) inverter is presented in this paper. A Buck-boost QSC (*Quasi-Square wave Converter*) ZVS (*Zero Voltage Switching*) converter is employed to regenerate the energy from the *snubber's* clamping capacitor back to the DC bus. This converter has a single switch and operates at fixed duty cycle. Topological states, theoretical waveforms and design methodology are presented. Experimental results of a 1.5 kVA prototype are shown, validating the proposed structure.

**Keywords** - NPC, Regenerative, Undeland *Snubber*, Multilevel Inverter.

### I. INTRODUÇÃO

O estudo e desenvolvimento de conversores estáticos de energia têm, como um de seus focos principais, a melhora na eficiência da utilização de energia elétrica sem gerar novos problemas, como: degradação da qualidade da energia devido à circulação de harmônicos, geração de ruído eletromagnético em excesso, aumento de custos, perda de confiabilidade, aumento de peso e volume de equipamentos. Segundo [1], a necessidade de soluções que possam tratar a

demanda crescente de energia elétrica tem alavancado a busca por conversores estáticos de energia e semicondutores com maiores capacidades de corrente e tensão.

Outra característica desejada no desenvolvimento de conversores estáticos de energia é o aumento da frequência de comutação. Esse aumento permite uma melhora da banda passante e redução do volume e peso de elementos magnéticos. Por outro lado, esse aumento de frequência acarreta no aumento do ruído eletromagnético gerado e eleva as perdas por comutação nos interruptores.

A necessidade de operar com tensões mais elevadas cria uma dificuldade adicional no projeto de inversores, pois, devido a limitações tecnológicas, torna-se difícil encontrar interruptores que operem em alta frequência e com alta corrente simultaneamente. Dentre as possíveis soluções para este problema destacam-se os inversores multiníveis NPC (*Neutral Point Clamped*) [2]-[3], *Flying Capacitor* [4]-[6] e *Cascade* [7], que proporcionam a redução da tensão aplicada sobre os interruptores e permitem a utilização de interruptores de menor tensão e mais facilmente encontrados no mercado. Outra importante característica dos inversores multiníveis é a possibilidade da utilização de modulações com mais de dois níveis da tensão aplicada à carga, permitindo a redução do volume dos elementos de filtragem.

O inversor NPC (*Neutral Point Clamped*), proposto por Backer e Bedford [2] e mais tarde por Nabae *et. al.* [3], é uma solução para se aumentar a tensão de operação do inversor sem diminuir a frequência de comutação. Essa solução, dependendo da quantidade de células utilizadas, também permite a obtenção de três ou mais níveis de tensão na saída. O aumento do número de níveis da tensão de saída permite eliminação de harmônicas e redução da distorção harmônica total das tensões ou correntes do lado CA [3]. Devido a essas vantagens, a topologia NPC tem sido foco de estudo de diversos pesquisadores. [8]-[14].

Outras soluções que permitem o aumento da frequência de comutação em aplicações de alta tensão foca na diminuição das perdas por comutação nos semicondutores. Dentre estas soluções está a utilização de *snubbers* que, além de reduzir as perdas por comutação, reduzindo o volume do dissipador, também podem ser utilizados com o intuito de reduzir a emissão de interferência eletromagnética (EMI) e limitar esforços de tensão e corrente. Um *snubber* amplamente estudado foi proposto por Undeland [14]. A disseminação do *snubber* de Undeland se deve a sua simplicidade, bom desempenho e robustez [16]. No entanto, sua utilização não garante melhora da eficiência do conversor, pois a energia desviada das chaves durante a comutação é armazenada no capacitor de grampeamento e, posteriormente, dissipada em um resistor. Em alguns casos, a eficiência piora devido às perdas nos componentes adicionais do *snubber* e ao aumento da energia reativa circulante.

Artigo submetido em 11/08/2011. Revisado em 09/11/2011. Aceito para publicação em 18/11/2011 por recomendação do editor João Onofre P. Pinto.

No intuito de melhorar a eficiência do conversor, alguns pesquisadores apresentaram a utilização de conversores CC-CC para regenerar a energia do capacitor de grameamento para o barramento de entrada [17]-[18].

O *Snubber* de Undeland Modificado (MUS) para inversores de dois níveis foi proposto por Pères e Barbi em [19]-[20] e usado posteriormente por Mezaroba et al [21]. Essa modificação permite a utilização de capacitores de grameamento de menor tensão e a regeneração da energia retirada das comutações para o barramento de entrada do inversor.

Uma evolução deste circuito de regeneração foi proposta por Sperb et al [20]-[22], onde a energia é regenerada através de um conversor Buck-boost que opera como um QSC (*Quasi-Square wave Converter*) ZVS (*Zero Voltage Switching*). Essa topologia opera com razão cíclica fixa e independente, o que facilita sua implementação. Tem também, como vantagem, número reduzido de componentes: um diodo, um interruptor ativo e um indutor. A operação com ZVS possibilita o aumento da eficiência e diminuição da emissão eletromagnética gerada pelo circuito regenerativo.

Seguindo esta mesma linha de trabalho, um MUS sem regeneração de energia foi implementado em um inversor NPC de três níveis por De Novaes e Barbi em [12]. Outros *snubbers* tem sido aplicados a esse inversor, como o apresentado por Tan et al [14], mas também não apresentam regeneração da energia processada pelo *snubber*.

Este trabalho apresenta um inversor NPC de três níveis que utiliza o *Snubber* de Undeland Modificado e o conversor Buck-boost QSC ZVS para realizar a regeneração de energia processada pelo *snubber*. O trabalho está organizado da seguinte forma: a seção II apresenta uma descrição do inversor NPC com MUS, a seção III apresenta um estudo sobre o conversor Buck-boost QSC-ZVS e a seção IV é composta por uma metodologia de projeto. O exemplo de projeto, seus resultados de simulação e resultados experimentais estão presentes nas seções V, VI e VII, respectivamente.

## II. INVERSOR NPC TRÊS NÍVEIS COM MUS

A Figura 1 mostra o esquema geral da topologia proposta. O inversor NPC três níveis pode ser dividido em duas células. Diodo  $D_{g1}$ , chaves  $S_1$  e  $S_2$  constituem a célula superior, enquanto os componentes  $D_{g2}$ ,  $S_3$  e  $S_4$  constituem a célula inferior. Na estratégia de controle escolhida, a operação de  $S_1$  e  $S_3$  são complementares, assim como a operação de  $S_2$  e  $S_4$ . A tensão de saída  $v_o(t)$  é positiva quando  $S_1$  e  $S_2$  estão acionadas, negativa quando  $S_3$  e  $S_4$  estão ligadas e zero quando  $S_2$  e  $S_3$  estão ativas.  $S_1$  e  $S_4$  nunca são ligadas ao mesmo tempo, pois  $v_o(t)$  dependeria da direção da corrente de carga e a tensão sobre uma chave principal seria dobrada.[13]

Devido à simetria de operação, deve ser usado um MUS para cada célula NPC. Cada MUS está destacado com um retângulo tracejado na Figura 1 e é composto por: um capacitor de comutação ( $C_1$  ou  $C_2$ ) que limita a taxa de crescimento da tensão nas chaves durante o bloqueio, um indutor ( $L_1$  ou  $L_2$ ) que limita a taxa de crescimento das correntes nas chaves durante a entrada em condução, dois

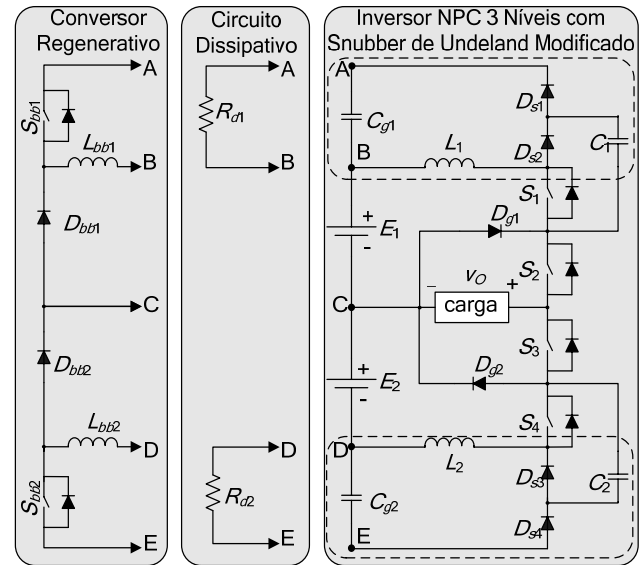


Fig. 1. Topologia proposta.

diodos ( $D_{S1}$  e  $D_{S2}$  ou  $D_{S3}$  e  $D_{S4}$ ) e um capacitor de grameamento ( $C_{g1}$  ou  $C_{g2}$ ). Os resistores  $R_{d1}$  e  $R_{d2}$  são utilizados para dissipar a energia que é retirada das comutações e armazenada nos capacitores de grameamento.

Uma análise detalhada do inversor NPC operando com o *Snubber* de Undeland pode ser encontrada em [13].

Com o intuito de melhorar a eficiência do inversor, são utilizados dois conversores Buck-boost QSC-ZVS para regenerar para o barramento de entrada a energia retirada das comutações e armazenada nos capacitores de grameamento.

## III. CIRCUITO REGENERATIVO

A Figura 2 mostra os circuitos equivalentes do conversor Buck-boost QSC-ZVS em cada etapa de operação. Será apresentada a análise apenas para o conversor superior, pois a operação do conversor inferior é similar. Na análise a seguir, o capacitor de grameamento é substituído por uma fonte CC de tensão. Isto é possível, pois a tensão sobre esse capacitor não varia significativamente dentro de um ciclo de chaveamento. As capacitâncias intrínsecas da chave ativa e do diodo são representadas por  $C_{Sbb}$  e  $C_{Dbb}$ , respectivamente. Nessa análise, a corrente de recuperação reversa do diodo  $D_{bb}$  será considerada, pois essa energia é usada pelo conversor para realizar a comutação ZVS.

**Etapa 1 ( $t_0 < t < t_1$ ):** A Figura 2(a) apresenta o circuito equivalente dessa etapa. Ela começa quando a corrente por  $D_{Sbb}$  chega a zero e começa a circular corrente por  $S_{bb}$ . Nesse momento a corrente pelo indutor passa a ser positiva e cresce linearmente a uma taxa de  $V_g/L_{bb}$ . A fonte  $V_g$  transfere energia para o indutor durante essa etapa.

**Etapa 2 ( $t_1 < t < t_2$ ):** A Figura 2(b) mostra o circuito equivalente dessa etapa, que se inicia quando  $S_{bb}$  é comandada a bloquear. As capacitâncias intrínsecas passam a ser carregadas. A tensão sobre  $C_{Sbb}$  cresce de zero a  $V_g + E$  e sobre  $C_{Dbb}$  decresce de  $V_g + E$  até zero. A corrente sobre  $L_{bb}$  é considerada constante devido a curta duração da etapa.

**Etapa 3 ( $t_2 < t < t_3$ ):** A Figura 2(c) apresenta o circuito equivalente dessa etapa, que começa quando a corrente do indutor começa a circular pelo diodo  $D_{bb}$ .

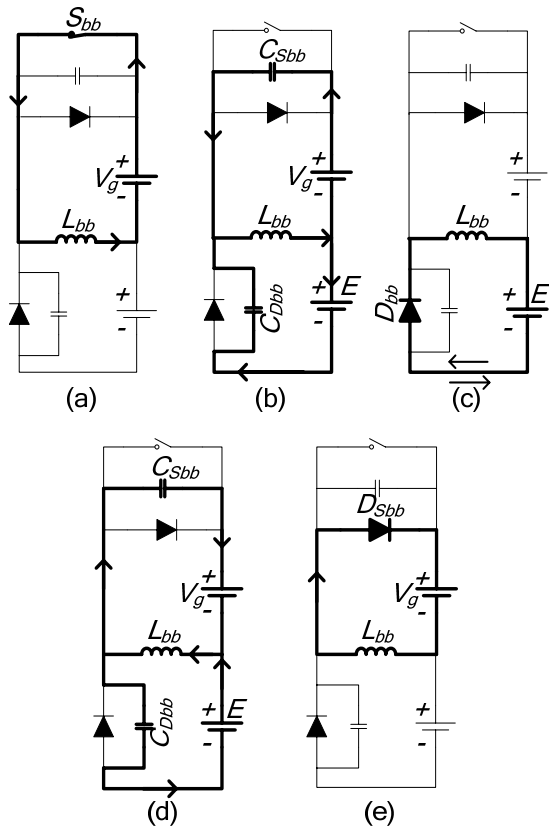


Fig. 2. Circuitos equivalentes das etapas de operação.

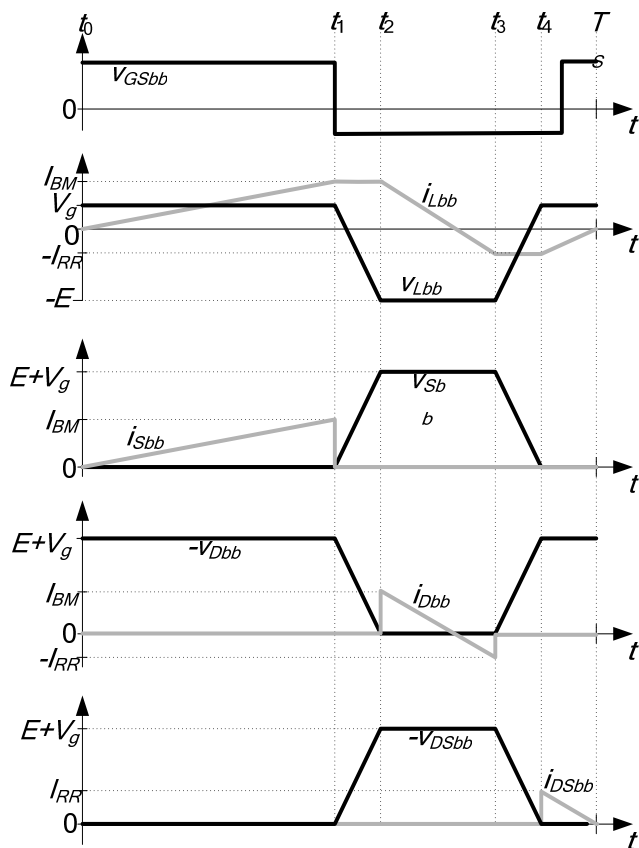


Fig. 3. Principais formas de onda teóricas do Buck-boost.

Essa corrente decresce linearmente a uma taxa de  $E/L_{bb}$ . Quando a corrente chega à zero, a energia de recuperação reversa do diodo é transferida para o indutor que assume corrente negativa. Em  $t_3$  toda essa energia termina de ser transferida, a corrente no indutor atinge seu máximo valor negativo e  $D_{bb}$  é bloqueado.

**Etapa 4 ( $t_3 < t < t_4$ ):** A Figura 2(d) mostra o circuito equivalente dessa etapa. A corrente no indutor é considerada constante devido a curta duração dessa etapa. Essa corrente circula através das capacitâncias intrínsecas dos semicondutores. A tensão sobre  $C_{Sbb}$  decresce até zero e sobre  $C_{Dbb}$  cresce até  $V_g+E$ .

**Etapa 5 ( $t_4 < t < T_5$ ):** A Figura 2(e) apresenta o circuito equivalente desta etapa. Durante esse intervalo, a chave  $S_{bb}$  deve ser habilitada para garantir comutação suave. Durante essa etapa a corrente do indutor decresce a uma taxa de  $V_g/L_{bb}$ . Esse intervalo termina quando a corrente através do indutor chega à zero.

Na Figura 3 estão as principais formas de onda de tensão e corrente do inversor.

#### IV. METODOLOGIA DE PROJETO

Está seção apresenta algumas recomendações para o projeto do *snubber* e uma metodologia de projeto para o conversor Buck-boost QSC-ZVS.

##### A. Metodologia para Projeto do MUS

Inicialmente, devem ser especificados os parâmetros do inversor:

$E$  – Tensão de entrada DC de cada semi braço.

$(di_s/dt)_{max}$  – Máxima derivada de corrente sobre as chaves.

$(dv_s/dt)_{max}$  – Máxima derivada de tensão sobre as chaves.

$I_{O-pk}$  – Corrente de pico na carga.

$f_r$  – Frequência fundamental da tensão de saída do inversor.

Se a frequência da tensão de saída  $f_r$  for variável, deve-se escolher a menor frequência de operação. Esta é a pior condição de operação para o *snubber*, pois quanto menor essa frequência for maior é a ondulação de tensão no capacitor de grameamento.

**Passo 1**–Definição da tensão nominal de grameamento ( $V_g$ )

$$0,05 \cdot E \leq V_g \leq 0,1 \cdot E \quad (1)$$

Um valor alto de  $V_g$  melhora o funcionamento do *snubber* e a eficiência do conversor regenerativo, entretanto isso aumenta os esforços de tensão sobre diversos componentes do circuito. A faixa apresentada acima é a recomendada.

**Passo 2** – Determinação da indutância  $L$  do *snubber* que limita a derivada de corrente sobre as chaves principais:

$$L = \frac{E}{(di_s/dt)_{max}} \quad (2)$$

**Passo 3** – Determinação da capacitância  $C$  do *snubber* que limita a derivada de tensão sobre as chaves principais.

$$C = \frac{I_{O-pk}}{(dV_s/dt)_{max}} \quad (3)$$

**Passo 4** - Simulação para ajustar os valores de  $C$  e  $L$  e para estimar a energia processada pelo *snubber* ( $P_g$ ).

A adição do *snubber* ao circuito altera o funcionamento do inversor. Há o surgimento de sobrecorrentes e ressonâncias em vários componentes do circuito, tornando muito complexo o cálculo analítico da potência processada pelo *snubber*. As ferramentas de simulação numérica auxiliam muito esta etapa do projeto. Alguns pontos importantes que devem ser observados durante essa etapa são:

- $C_g$  pode ser substituído por uma fonte de tensão DC para simplificar a análise e diminuir o tempo de simulação.
- Os modelos dos semicondutores devem ser precisos e obtidos dos fabricantes.
- A simulação deve durar, no mínimo, um período de baixa frequência, pois a energia processada pelo *snubber* não é igual em todos os períodos de chaveamento

**Passo 5** – Determinação do capacitor de grameamento.

$$C_g = \frac{P_g}{2\Delta V_g \cdot f_r \cdot V_g} \quad (4)$$

Cada *snubber* opera durante apenas meio semiciclo da tensão de saída.  $C_g$  deve ser grande o suficiente para manter a tensão regulada durante o meio período em que o *snubber* não opera. É importante salientar que a capacitância mínima de  $C_g$  também é limitada por sua resistência série.

**Passo 6** – O resistor  $R_d$ , mostrado na Figura 1, pode ser calculado pela equação (5).

$$R_d = \frac{V_g^2}{P_g} \quad (5)$$

### B. Projeto do Conversor Regenerativo

Essa metodologia de projeto foi baseada na metodologia proposta por [22]. Inicialmente deve-se estipular a frequência de operação ( $f_{Sbb}$ ) desse conversor. A potência processada pelo conversor ( $P_g$ ), tensão de entrada ( $V_g$ ) e tensão de saída ( $E$ ) são obtidos do projeto do *snubber*. A partir dessas informações seguem-se os passos abaixo:

**Passo 1** – Escolha do diodo: Ele deve suportar um esforço de tensão igual a  $E+V_g$  e uma corrente média de:

$$I_{Dbb-avg} = \frac{P_g}{E} \quad (6)$$

A partir da folha de dados do diodo deve-se obter sua capacitância de junção ( $C_{Dbb}$ ), seu tempo de recuperação reversa ( $t_{rr}$ ) e sua carga de recuperação reversa ( $Q_{rr}$ ). Sabendo-se esses dados pode-se calcular o pico da corrente de recuperação reversa:

$$I_{rr} = 2 \cdot \frac{Q_{rr}}{t_{rr}} \quad (7)$$

**Passo 2** – Determinação da razão cíclica nominal:

$$D_{nom} = \frac{E}{E+V_g} \quad (8)$$

**Passo 3** – Cálculo do indutor:

$$L_{bb} = \left( a - \sqrt{a^2 - b} \right) \cdot E \cdot (1 - D_{nom})^2 \quad (9)$$

Onde:

$$a = \frac{1}{2 \cdot f_{Sbb} \cdot I_{Dbb-avg}} + \frac{4 \cdot Q_{rr}}{6 \cdot I_{Dbb-avg}^2} \quad (10)$$

$$b = \frac{1}{\left( 2 \cdot f_{Sbb} \cdot I_{Dbb-avg} \right)^2} \quad (11)$$

A corrente máxima através do indutor é dada por:

$$I_{Lbb-pk} = \frac{D_{nom} \cdot V_g}{f_{Sbb} \cdot L_{bb}} - I_{rr} \quad (12)$$

Sabendo-se os valores de  $L_{bb}$  e do pico de corrente através do indutor, é possível calcular a corrente eficaz em  $D_{bb}$ :

$$I_{Dbb-rms} = \sqrt{\frac{L_{bb} \cdot f_{Sbb} \cdot \left( I_{rr}^3 - I_{Lbb-pk}^3 \right)}{3 \cdot E}} \quad (13)$$

**Passo 4** – Definição da chave ativa que suporte um esforço de tensão igual a  $E+V_g$  e uma corrente média de:

$$I_{Sbb-avg} = \frac{f_{Sbb} \cdot V_g \cdot t_{sw}^2}{2 \cdot L_{bb}} \quad (14)$$

Onde:

$$t_{sw} = \frac{D_{nom}}{L_{bb}} \cdot \frac{I_{rr} \cdot L_{bb}}{V_g} \quad (15)$$

A capacitância entre coletor e emissor da chave ( $C_{Sbb}$ ) pode ser obtida através da folha de dados do fabricante.

A corrente eficaz através da chave é dada por:

$$I_{Sbb-rms} = \frac{V_g}{L_{bb}} \cdot \sqrt{\frac{t_{sw}^3 \cdot f_{Sbb}}{3}} \quad (16)$$

**Passo 5** – Verificação da condição de comutação suave:

$$Q_{rr} > \frac{3 \cdot (C_{Sbb} + C_{Dbb}) \cdot (E+V_g)^2}{4 \cdot E} \quad (17)$$

Se essa condição não for satisfeita, o conversor Buck-boost não opera em modo ZVS, sendo menos eficiente e emitindo mais ruído eletromagnético. Para se atingir ZVS, deve-se escolher outro diodo que tenha maior tempo de recuperação reversa e repetir os passos de projeto.

Outro requisito para que o conversor opere com ZVS é que a razão cíclica esteja dentro do intervalo abaixo:

$$D_{min} < D < D_{nom} \quad (18)$$

Onde  $D_{min}$  é a razão cíclica que faz com que o comando da chave coincida com  $t_4$  e pode ser calculado por:

$$D_{min} = D_{nom} - \frac{2 \cdot f_{Sbb}}{V_g} \cdot \sqrt{\frac{L_{bb} \cdot E \cdot Q_{rr}}{3}} \quad (19)$$

## V. EXEMPLO DE PROJETO

Esta seção apresenta os projetos do inversor, do *snubber* e do circuito de regeneração feitos a partir da metodologia proposta. A Tabela I apresenta as especificações do inversor. A Tabela II apresenta as especificações para o projeto do *snubber*. Os parâmetros do *snubber* resultantes da

metodologia apresentada na sessão IV-A podem ser visualizados na Tabela III. A Tabela IV apresenta as características do diodo e da chave ativa necessárias para o projeto do conversor Buck-boost. A Tabela V apresenta os parâmetros obtidos no projeto do conversor regenerativo.

**TABELA I**  
**Especificações do Inversor**

$E = 800\text{ V}$	Tensão nominal do barramento DC
$V_{O-max} = 220\text{ Vrms}$	Tensão eficaz de saída máxima
$V_{O-min} = 127\text{ Vrms}$	Tensão eficaz de saída mínima
$P_O = 1,5\text{ kVa}$	Potência de saída
$f_s = f_{Sbb} = 200\text{ kHz}$	Frequência de chaveamento do conversor principal e regenerativo
$L_O = 560\text{ }\mu\text{H}$	Indutância do filtro de saída
$C_O = 4,4\text{ }\mu\text{F}$	Capacitância do filtro de saída
IRGP50B60PD1	Chaves do conversor principal e regenerativo
HFA15TB60	Diodo do conversor principal e regenerativo

**TABELA II**  
**Especificações do Snubber**

$di_s/dt_{max} = 200\text{ A}/\mu\text{s}$	Taxa máxima de variação de corrente
$dv_s/dt_{max} = 4\text{ V/ns}$	Taxa máxima de variação de tensão
$I_{O-pk} = 16,97\text{ A}$	Pico de corrente de carga
$\Delta V_g = 20\%$	Máxima ondulação de tensão através do capacitor de grampeamento

**TABELA III**  
**Principais Componentes do MUS**

$V_g = 40\text{ V}$	Tensão nominal de grampeamento
$P_g = 75\text{ W}$	Potência transferida a $C_g$
$L = 5\text{ }\mu\text{H}$	Indutância do snubber
$C = 4,7\text{ nF}$	Capacitância do snubber
$C_g = 1,86\text{ mF}$	Capacitor de grampeamento do snubber

**TABELA IV**  
**Especificações de  $D_{bb}$  e  $S_{bb}$**

$t_{rr} = 80\text{ ns}$	Tempo de recuperação reversa $D_{bb}$
$Q_{rr} = 50\text{ nC}$	Carga de recuperação reversa $D_{bb}$
$di_d/dt_{max} = 35\text{ A}/\mu\text{s}$	Taxa máxima de mudança da corrente de recuperação reversa $D_{bb}$
$C_{Dbb} = 34\text{ pF}$	Capacitância de junção de $D_{bb}$
$C_{Sbb} = 100\text{ pF}$	Capacitância de saída de $S_{bb}$

**TABELA V**  
**Parâmetros do Conversor Buck-boost QSC-ZVS**

$D_{nom} = 0,909$	Razão cíclica nominal
$D_{min} = 0,798$	Razão cíclica mínimo
$L_{bb} = 18,5\text{ }\mu\text{H}$	Indutância do conversor Buck-boost
$I_{Lbb-pk} = 8,57\text{ A}$	Corrente máxima sobre $L_{bb}$
$I_{Dbb-avg} = 0,36\text{ A}$	Corrente média sobre $D_{bb}$
$I_{Dbb-rms} = 1,40\text{ A}$	Corrente eficaz sobre $D_{bb}$
$I_{Sbb-avg} = 3,40\text{ A}$	Corrente média sobre $S_{bb}$
$I_{Sbb-rms} = 4,41\text{ A}$	Corrente eficaz sobre $S_{bb}$

## VI. RESULTADOS DE SIMULAÇÃO

Nesta seção são apresentados os resultados de simulação do conversor Buck-boost e dos efeitos do snubber sobre a comutação dos interruptores principais. Ambas as simulações foram feitas utilizando o software Orcad Pspice 16.

A Figura 4 apresenta as formas de onda de tensão e corrente sobre o indutor  $L_{bb}$ . Na Figura 5 estão as formas de onda de tensão e corrente sobre a chave auxiliar  $S_{bb}$ . É possível verificar que este interruptor opera com comutação ZVS, pois a tensão é zero no momento que a corrente sobre a chave se torna positiva.

As Figuras 6, 7, 8 e 9 apresentam um comparativo da comutação das chaves ativas do inversor NPC com e sem a utilização do snubber.

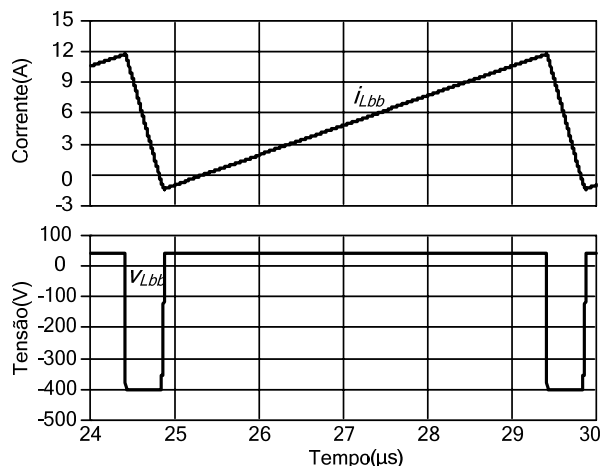


Fig. 4. Formas de onda de corrente e tensão no indutor Buck-boost.

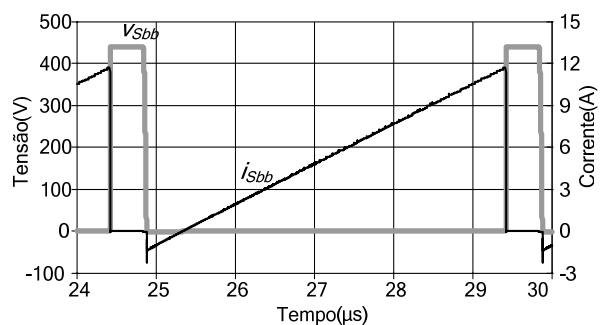


Fig. 5. Formas de onda de tensão e de corrente na chave auxiliar.

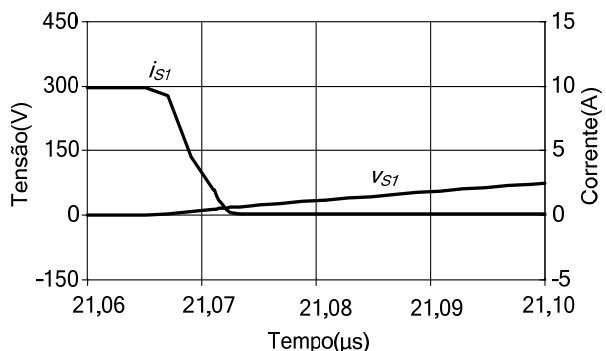


Fig. 6. Formas de onda de tensão e corrente na chave principal  $S_1$  durante o bloqueio com snubber.

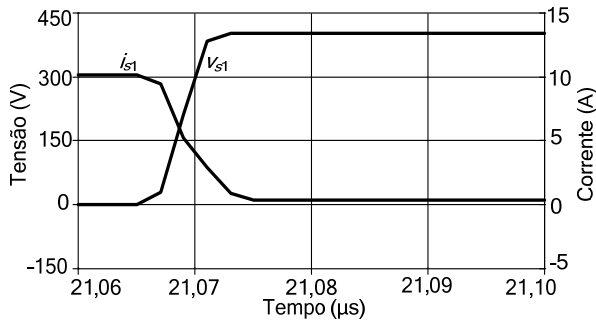


Fig. 7. Formas de onda de tensão e corrente na chave principal  $S_1$  durante o bloqueio sem *snubber*.

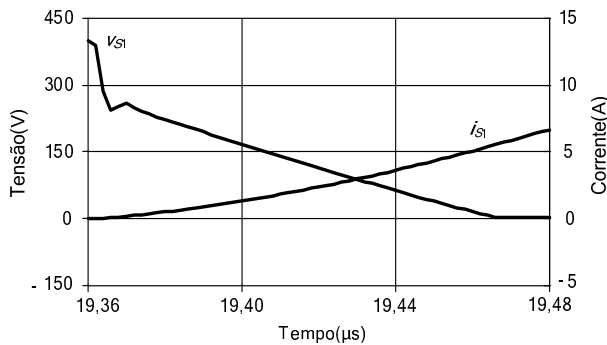


Fig. 8. Formas de onda de tensão e de corrente na chave principal  $S_1$  durante a entrada em condução com *snubber*.

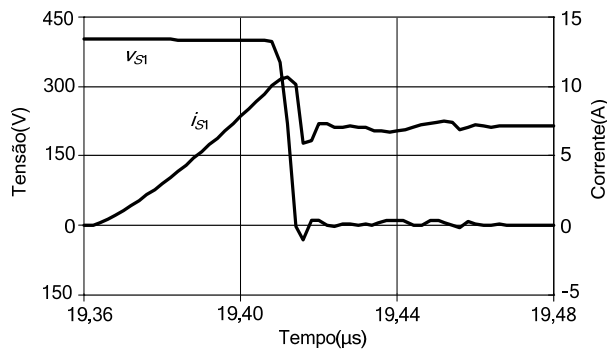


Fig. 9. Formas de onda de tensão e corrente na chave principal  $S_1$  durante a entrada em condução sem *snubber*.

Comparando as Figuras 6 e 7 é possível observar que as perdas de comutação durante o bloqueio foram reduzidas devido a limitação do crescimento da tensão sobre os interruptores.

A melhoria durante a entrada em condução não é tão óbvia, mas observando-se as Figuras 8 e 9 pode-se verificar que a sobreposição de tensão e corrente ocorre a um nível de tensão mais baixo e a corrente atinge seu valor máximo depois que a tensão já chegou a zero.

## VII. RESULTADOS EXPERIMENTAIS

Um protótipo foi implementado de acordo com o projeto apresentado na seção V.

A Figura 10 mostra a corrente e tensão sobre o indutor  $L_{bb}$ .

A Figura 11 apresenta corrente e tensão sobre a chave ativa  $S_{bb}$ . Pode-se perceber que a tensão sobre a chave é zero quando a corrente se torna positiva, confirmando a comutação ZVS.

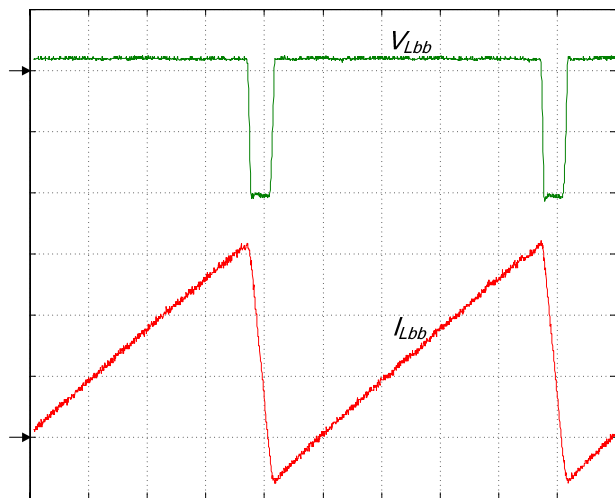


Fig. 10. Formas de onda de corrente e tensão no indutor do conversor Buck-boost (2,5 A/div, 200 V/div, 1 μs/div)

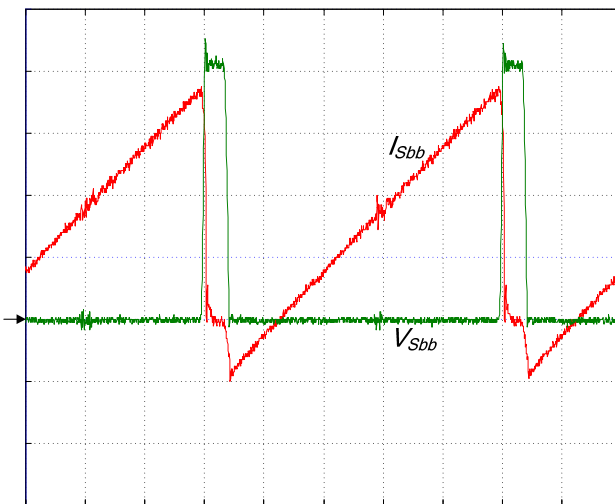


Fig. 11. Formas de onda de corrente e tensão na chave auxiliar (2 A/div, 100 V/div, 1 μs/div)

A Figura 12 mostra os resultados de tensão e corrente sobre a chave principal  $S_1$ . Tanto na corrente quanto na tensão aparece uma alta frequência de oscilação. Esta oscilação se deve a interação dos elementos do *snubber* com as indutâncias parasitas do circuito e com as capacitâncias intrínsecas dos semicondutores. Apesar dessa oscilação, pode-se observar que  $S_1$  é submetido a três níveis de tensão, o mais alto deles é a tensão de grampeamento do *snubber*.

A Figura 13 apresenta o detalhe do bloqueio da chave  $S_1$ . Pode-se notar que a primeira queda de corrente ocorre com tensão baixa sobre a chave e que a maior parte das perdas no bloqueio ocorre devido à corrente de cauda do IGBT utilizado.

A Figura 14 mostra, em detalhe, a corrente e a tensão sobre a chave  $S_1$  durante a entrada em condução. Pode-se verificar que a tensão decresce rapidamente até praticamente zero enquanto a corrente tem seu crescimento limitado.

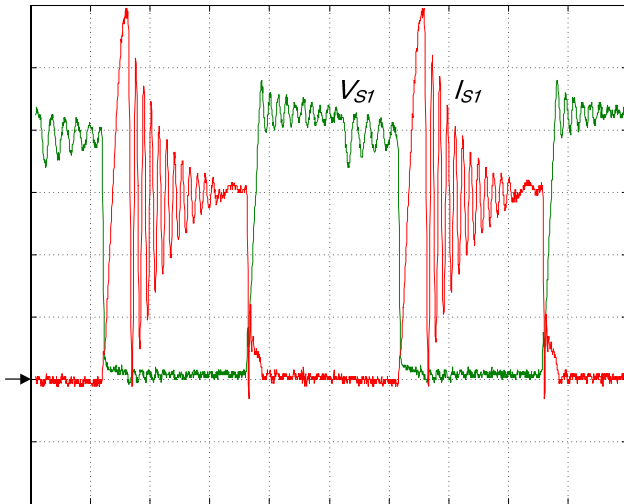


Fig. 12. Formas de onda de corrente e tensão sobre  $S_1$  com *snubber* (2 A/div, 100 V/div, 1  $\mu$ s/div).

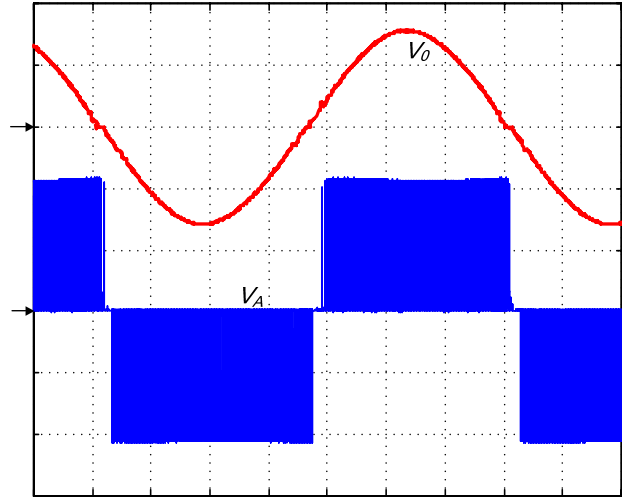


Fig. 15. Formas de onda de tensão na carga e antes do filtro (200 V/div, 2,4 ms/div).

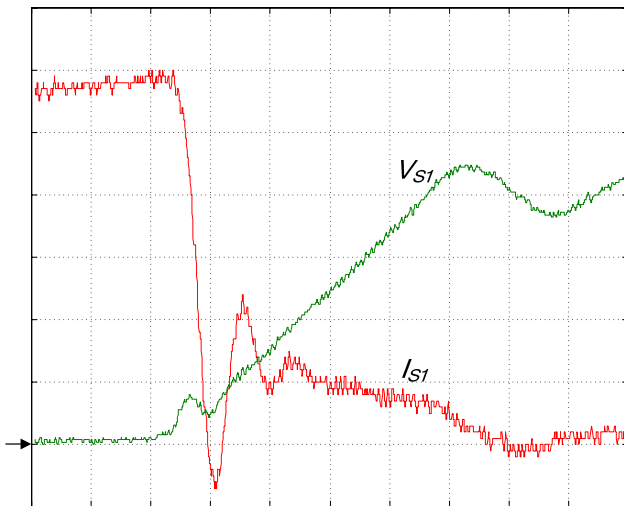


Fig. 13. Formas de onda de corrente e de tensão em  $S_1$  durante o bloqueio com *snubber* (2 A/div, 100 V/div, 50 ns/div).

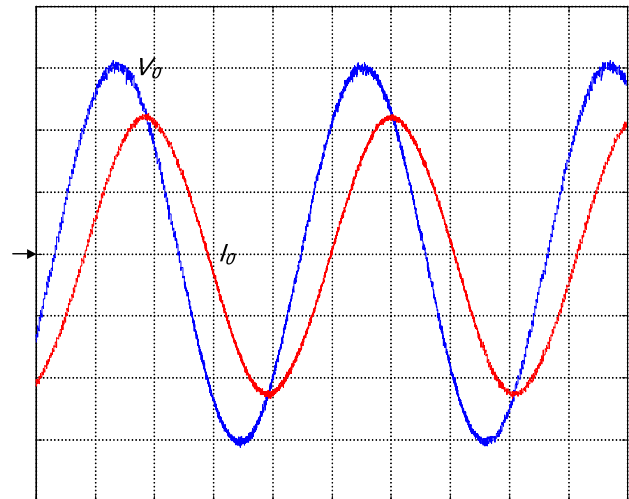


Fig. 16. Formas de onda de tensão de saída e corrente com carga indutiva (100 V/div, 2 A/div, 4 ms/div).

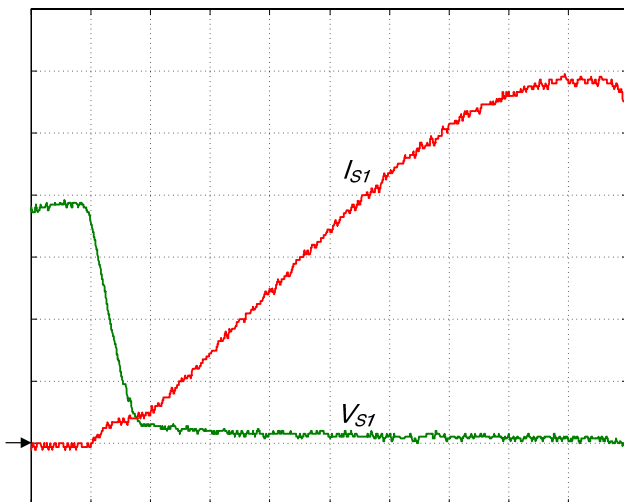


Fig. 14. Formas de onda de corrente e tensão sobre  $S_1$  durante entrada em condução com *snubber* (4 A/div, 100 V/div, 50 ns/div).

A Figura 15 apresenta as formas de onda de tensão sobre a carga e sobre o filtro. Nessa figura pode-se observar os três níveis de tensão na saída do inversor e também a tensão de saída filtrada. A Figura 16 apresenta a tensão de saída filtrada e a corrente para uma carga indutiva ( $R=22,5 \Omega$  e  $L=58 \text{ mH}$ ), que leva o inversor a operar em quatro quadrantes, considerando-se a corrente e a tensão de saída.

A Figura 17 apresenta corrente e tensão de saída do inversor operando com carga não linear. Essa carga foi projetada segundo a norma IEC 62040-3[24] e consiste de um retificador a diodos em ponte completa com uma resistência série igual a  $0,9 \Omega$ , uma resistência de carga de  $24,25 \Omega$  e um capacitor de  $5,15 \text{ mF}$ . A tensão média da saída do retificador é igual a  $155 \text{ V}$ .

A Figura 18 apresenta o percentual das harmônicas ímpares da tensão de saída em relação à fundamental dessa tensão. A DHT da tensão de saída foi de  $1,66 \%$ .

A Figura 19 mostra os resultados de eficiência para uma tensão eficaz de saída de  $127 \text{ V}$  e carga resistiva. O eixo X dessa Figura representa o percentual da carga nominal. Pode-se observar que o inversor operando com *snubber*

regenerativo se torna mais eficiente que operando com comutação dissipativa quando a carga está acima de 80% da potência nominal. A operação com *snubber* dissipativo tem eficiência pior em toda a faixa de operação, confirmando o que já havia sido afirmado na sessão I.

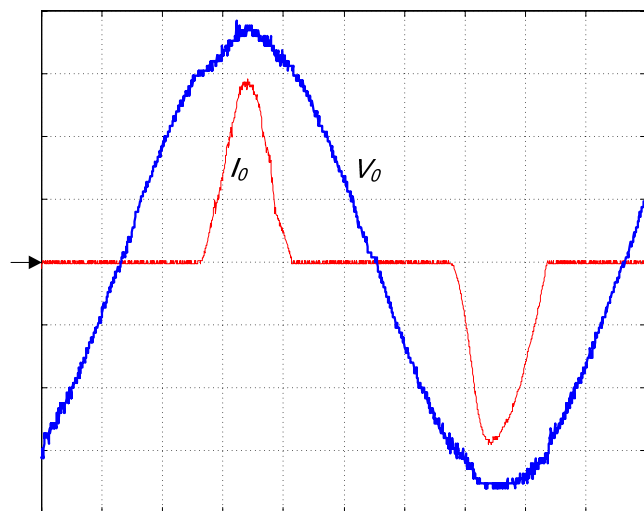


Fig. 17. Formas de onda de corrente e tensão de saída do inversor com carga não linear (10 A/div, 50 V/div, 2 ms/div).

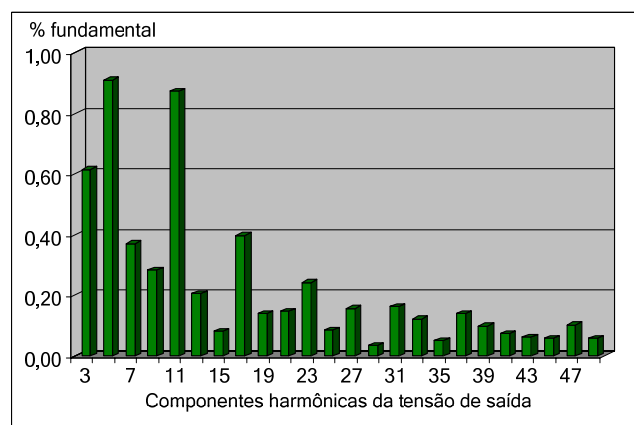


Fig. 18. Componentes ímpares da tensão de saída com carga não linear.

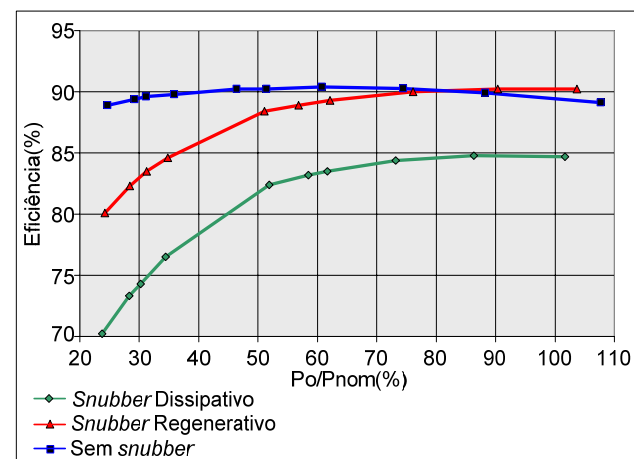


Fig. 19. Resultados de eficiência para tensão eficaz de 127 V.

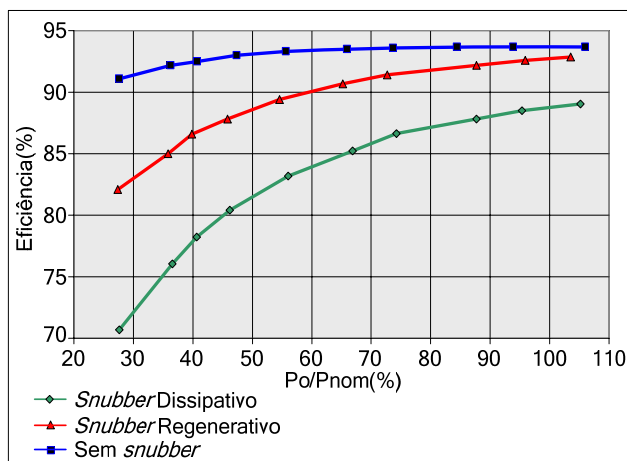


Fig. 20. Resultados de eficiência para tensão eficaz de 220 V

A Figura 20 apresenta os mesmos resultados de eficiência, mas para uma tensão eficaz de saída de 220 V. Os níveis de eficiência das três curvas são entre 1% e 4% mais altos do que as curvas de 127 V, porém, nesta condição o rendimento do conversor com *snubber* regenerativo não chega a superar o rendimento do conversor operando sem *snubber*. Nessa condição, a redução das perdas por comutação que a inclusão do *snubber* propicia é menor do que o acréscimo de perdas devido à adição de componentes e ao aumento da energia reativa circulante que ocorre devido a inclusão do indutor e do capacitor do *snubber*. É importante destacar que esse *snubber* foi projetado para uma tensão eficaz de saída de 127 V. Se o projeto do inversor fosse apenas para uma condição de 220 V de tensão eficaz de saída, o projeto do *snubber* poderia ser otimizado para essa condição ou a potência processada pelo inversor poderia ser maior, levando a um aumento da eficiência do conversor.

## VIII. CONCLUSÃO

A metodologia de projeto e os resultados de simulação foram verificados através do protótipo implementado. A maior diferença entre os resultados de simulação e experimentais é a presença de oscilações na corrente sobre as chaves principais, devido à presença de elementos parasitas não modelados. As outras variáveis apresentaram formas de onda experimentais bem próximas a suas equivalentes teóricas e de simulação.

O inversor NPC 3 níveis apresentou correto funcionamento mesmo quando operando com carga indutiva ou não linear, apresentando baixa DHT na tensão de saída.

O *snubber* de Undeland funcionou adequadamente limitando as taxas de variação de tensão e corrente nos interruptores do inversor, diminuindo as perdas por comutação e permitindo a operação em alta frequência. Devido à redução das perdas de comutação nos interruptores, o *snubber* possibilita um aumento da potência processada pelo inversor quando comparado a um inversor sem *snubber*.

O circuito de regeneração provou ser de operação simples e independente, melhorando a eficiência geral do inversor. A utilização do inversor NPC com o *snubber* regenerativo proposto possibilita a utilização de interruptores de tensão mais baixa e, conseqüentemente, a operação em frequências



de comutação mais altas, permitindo uma redução no volume dos filtros, aumento da banda passante e redução da emissão de ruído eletromagnético.

#### AGRADECIMENTOS

O desenvolvimento desse projeto teve suporte Universidade do Estado de Santa Catarina (UDESC) e do Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq).

#### REFERÊNCIAS

- [1] L. G. Franquelo, J. Rodriguez, J. I. Leon, S. Kourom R. Portillo, M. A. M. Prats, "The age of multilevel converters arrives", *IEEE Industrial Electronics Magazine*, vol. 2, n.º. 2, pp. 28-39, Jun. 2008.
- [2] R. H. Backer, M. Bedford, "Bridge Converter Circuit", *United States patent 4270163*, 1979.
- [3] A. Nabae, I. Takahashi, H. Akagi, "A New Neutral-Point-Clamped PWM Inverter", *IEEE Transactions on Industry Applications*, vol. IA-17, no. 5, pp. 518-523, September/October 1981.
- [4] C. Hochgraf, R. Lasseter, D. Divan, et al., "Comparison of multilevel inverters for static VAR compensation", in: *IEEE Industry Applications Society Annual Meeting*, 1994., vol. 2, pp. 921 - 928, 1994.
- [5] P. Fang Zheng, L. Jih-Sheng. "Multilevel converters-a new breed of power converters". *IEEE Transactions on Industry Applications*, vol. 32, n.º. 3, pp. 509 - 517, May - Jun. 1996.
- [6] T. A. Meynard, H. Foch. "Multilevel converters and derived topologies for high power conversion". *IEEE IECON 21st International Conference on Industrial Electronics, Control, and Instrumentation*, 1995., vol. 1, pp. 21 - 26, 1995.
- [7] R. Baker, L. H. Bannister. "Electric Power Converter", U. S. Patent n.º 3 867 643, 1975.
- [8] D. M. A. Ávila, M. A. S. Mendes, P. C. Cortizo, "Um novo método de modulação para conversores multníveis com redução de perdas por comutação e THD", *Revista Eletrônica de Potência*, v. 16, n.2, p. 118-129, mar./mai. 2011.
- [9] F. B. Grigoletto, H. Pinheiro, "Método de modulação PWM para o equilíbrio das tensões dos capacitores do barramento CC em conversores multníveis com diodos de grampeamento", *Revista Eletrônica de Potência*. vol. 14, no. 2, Maio de 2009.
- [10] G.A.L. Henn, P.P. Praça, R.N.A.L. Silva, D.S. Oliveira Jr, L.H.S.C. Barreto, E.R.C. da Silva, "Adapted modulation for THD performance improvement and losses reduction on multilevel inverters", *Revista Eletrônica de Potência*, v. 16, n.2, p. 103-109, mar./mai. 2011.
- [11] A. V. Rocha, G. J. França, M. E. dos Santos, H. de Paula, B. J. Cardoso Filho, "A fault-resilient implementation of three level NPC IGCT-based converters", *Revista Eletrônica de Potência*, v. 16, n.2, p. 168-176, mar./mai. 2011.
- [12] Y. R. de Novaes, I. Barbi, "Analysis, Design And Experimentation Of A Snubber For The Three-Level Neutral Clamped Inverter", *Brazilian Power Electronics Conference*, pp. 577-582, COBEP 2001.
- [13] Y. R. de Novaes, "Estudo de um Snubber para o Inversor de Três Níveis com Neutro Grampeado". Dissertação de Mestrado. INEP/UFSC – 2000.
- [14] T. Tian-yuan, et al., "An improved McMurry snubber for Three-level NPC IGBT converter," in *Power Engineering Conference*, IPEC 2007. pp. 666-671.
- [15] T. Undeland, "Switching Stress Reduction in Power Transistor Converters", 1976.
- [16] J. D. Sperb, I. X. Zanatta, L. Michels, C. Rech, M. Mezaroba, "Regenerative Undeland Snubber using a ZVS PWM DC-DC Auxiliary Converter applied to Three-Phase Voltage-Fed Inverters", *IEEE Transactions on Industrial Electronics*, 2010.
- [17] J. A. Taufiq, "Advanced inverter drives for traction," *Fifth European Conference on in Power Electronics and Applications*, pp. 224-228 vol.5, 1993.
- [18] P. M. Swanepoel, J. D. van Wyk, "The effect of the regenerative Undeland snubber circuit on inverter loads", *Conference Record of the 1992 IEEE in Industry Applications Society Annual Meeting*, pp. 872-879 vol.1, 1992.
- [19] A. Peres, I. Barbi, "Experimental results of the new ZVS PWM voltage source inverter with active voltage clamping and comparison with classical structure," *Telecommunications Energy Conference*, 2000. INTELEC. Twenty-second International, 2000, pp. 173-179.
- [20] A. Péres, "Uma Nova Família de Inversores com Comutação Suave Empregando a Técnica de Grampeamento Ativo" PHD, DEE, Federal University Santa Catarina, Florianópolis SC Brazil, 2000.
- [21] M. Mezaroba, A. L. Batschauer, J. A. Heerdt, "Conversor CC-CA para Amplificação de Formas de Onda Genéricas Empregando Snubber Regenerativo," *5th IEEE/IAS International Conference on Industry Applications*, Salvador BA, Brazil, 2006.
- [22] M. Mezaroba, J. D. Sperb, "Conversor auxiliar com comutação ZVS aplicado ao snubber de Undeland regenerativo", *Revista Eletrônica de Potência*, vol. 13, no. 2, Maio de 2008.
- [23] M.R. Reinert, J. D. Sperb C. Rech, M. Mezaroba, L. Michels, "UPS de dupla conversão não isolado usando snubber regenerativo", *Revista Eletrônica de Potência*, v. 16, n.2, p. 158-167, mar./mai. 2011.
- [24] IEC 62040-3 - Norma Internacional "Uninterruptible power systems (UPS) – Part 3: Method of specifying the performance and test requirements". 1999.

#### DADOS BIOGRÁFICOS

**Luiz Ricardo Lima**, Luiz R. Lima, nascido em 1985 na cidade de Curitiba, PR, recebeu título técnico em telecomunicações pela SOCIESC em 2006 e de Engenheiro Eletricista e Mestre em Engenharia Elétrica pela UDESC em 2009 e 2011, respectivamente. Atualmente trabalha na empresa Supplier com o projeto de conversores.

**Yales Rômulo de Novaes**, concluiu doutorado em Eletrônica de Potência pela Universidade Federal de Santa Catarina em 2006 (UFSC-INEP) e Mestrado em Eletrônica de Potência em 2000 nesta mesma instituição (UFSC-INEP). De 2006 a 2008 realizou Pós-doutorado na EPFL- Universidade Federal de Lausanne - Suíça LEI). De 2008 a 2010 atuou como pesquisador em Sistemas de Eletrônica de Potência na empresa ABB Corporate Research - Switzerland. Desde 2010 atua como professor da Universidade do Estado de Santa Catarina - UDESC.

**Marcello Mezaroba**, Recebeu os graus de Engenheiro Eletricista, Mestre e Doutor em Engenharia Elétrica em 1996, 1998 e 2001 respectivamente, pela Universidade Federal de Santa Catarina (UFSC). Atualmente é Professor Associado no Departamento de Engenharia Elétrica da Universidade Estadual de Santa Catarina (UDESC) desenvolvendo atividades de pesquisa junto ao Núcleo de Processamento de Energia Elétrica (nPEE). É membro da SOBRAEP e do IEEE.